

C SM 773

I/c Copy

Professional Multi-effect Processor

SPX990

SERVICE MANUAL



■CONTENTS (目次)

SPECIFICATIONS(総合仕様)	2/3
PANEL LAYOUT(パネルレイアウト)	4
CIRCUIT BOARD LAYOUT(ユニットレイアウト)	6
BLOCK DIAGRAM(ブロックダイアグラム)	8
DIMENSIONS(寸法図)	9
DISASSEMBLY PROCEDURE(分解手順)	10
LSI PIN DESCRIPTION(LSI 端子機能表)	14
IC BLOCK DIAGRAM(ICブロック図)	19
CIRCUIT BOARDS(シート基板図)	20
TEST PROGRAM(テストプログラム)	26/30
CHECKS & ADJUSTMENTS(検査と調整)	34/35
RAM INITIALIZE(RAMイニシャライズ)	36
ERROR MESSAGES(エラーメッセージ)	36
MIDI DATA FORMAT(MIDIデータフォーマット)	37/42
MIDI IMPLEMENTATION CHART	47
PRESET PROGRAM LIST	48
OPERATION MAP	50
PARTS LIST	

SPX990

IMPORTANT NOTICE

This manual has been provided for the use of authorized Yamaha Retailers and their service personnel. It has been assumed that basic service procedures inherent to the industry, and more specifically Yamaha Products, are already known and understood by the users, and have therefore not been restated.

WARNING: Failure to follow appropriate service and safety procedures when servicing this product may result in personal injury, destruction of expensive components and failure of the product to perform as specified. For these reasons, we advise all Yamaha product owners that all service required should be performed by an authorized Yamaha Retailer or the appointed service representative.

IMPORTANT: The presentation or sale of this manual to any individual or firm does not constitute authorization, certification, recognition of any applicable technical capabilities, or establish a principle-agent relationship of any form.

The data provided is believed to be accurate and applicable to the unit(s) indicated on the cover. The research, engineering, and service departments of Yamaha are continually striving to improve Yamaha products. Modifications are, therefore, inevitable and changes in specification are subject to change without notice or obligation to retrofit. Should any discrepancy appear to exist, please contact the distributor's Service Division.

WARNING: Static discharges can destroy expensive components. Discharge any static electricity your body may have accumulated by grounding yourself to ground buss in the unit (heavy gauge black wires connect to this buss).

IMPORTANT: Turn the unit OFF during disassembly and parts replacement. Recheck all work before you apply power to the unit.

This product uses a lithium battery for memory back-up.

WARNING: Lithium batteries are dangerous because they can be exploded by improper handling. Observe the following precautions when handling or replacing lithium batteries.

- Leave lithium battery replacement to qualified service personnel
- Always replace with batteries of the same type.
- When installing on the PC board, solder using the connection terminals provided on the battery cells. Never solder directly to the cells. Perform the soldering as quickly as possible.
- Never reverse the battery polarities when installing
- Do not short the batteries.
- Do not attempt to recharge these batteries.
- Do not disassemble the batteries.
- Never heat batteries or throw them into fire.

ADVARSEL!

Lithumbatteri. Eksplosionsfare.

Udskiftning må kun foretages af en sagkyndig, og som beskrevet i servicemanualen.

WARNING: CHEMICAL CONTENT NOTICE!

The solder used in the production of this product contains LEAD. In addition, other electrical/electronic and/or plastic (where applicable) components may also contain traces of chemicals found by the California Health and Welfare Agency (and possibly other entities) to cause cancer and/or birth defects or other reproductive harm.

DO NOT PLACE SOLDER, ELECTRICAL/ELECTRONIC OR PLASTIC COMPONENTS IN YOUR MOUTH FOR ANY REASON WHAT SO EVER!

Avoid prolonged, unprotected contact between solder and your skin! When soldering, do not inhale solder fumes or expose eyes to solder/flux vapor!.

If you come in contact with solder or components located inside the enclosure of this product, wash your hands before handling food.

SPECIFICATIONS

ELECTRICAL CHARACTERISTICS

Freq Response	20Hz-20kHz±0.5dB
Dynamic Range	Above 100dB (Typical 106dB)
Ham. and Noise Distortion	Below -82dBm (Typical -88dBm) Below 0.005% at max level 1kHz
INPUT	
Number of Channel	2 (Phone Jack)
Nominal Level	+4/-20dBm (Switchable)
Highest Input Impedance	+24dBm (Switchable at +4dB) 20kΩ
OUTPUT	
Number of Channel	2 (Phone Jack)
Nominal Level	+4/-20dBm (Switchable)
Highest Output Impedance	+18dBm (Switchable at +4dB) 150Ω
AD/DA Conversion	
A/D Conversion	20bits
D/A Conversion	20bits
Sampling Freq.	44.1kHz
MEMORY	
Preset Program	1 - 80
User Memory Program	1 - 99,00
Optional Memory Card	1 - 99,00
MIDI CONTROL	
Program Change	(Memory Select)
Note On	(Pitch Select)
Control Change	(Parameter Control)
Bulk Dump	(Parameter Dump, Program Change Table, System Setup Data)
FRONT PANEL	
Control Keys	Input Level (L, R), Data Entry Function Key x 6, Page Select Key x 2, Memory, Store, Edit, Bypass
Display	2 ch. 8 segment LED (Level Meter) 6 segment LED (Mode Indicator) 7 segment LED (Memory No.) Memory, Edit, Bypass indicators 24 chara x 2 Line LCD
Slot	Memory Card

REAR PANEL

Connectors	Input L/R (XLR x 2, Phone jack x 2) Output L/R (XLR x 2, Phone Jack x 2) MIDI IN, THRU/OUT (DIN 5P x 2) Trigger (Phone Jack x 1) Bypass or INC/DEC (Phone Jack x 1) IN/OUT Level Switch (+4dB/-20dB x 2) MIDI THRU/OUT Switch
Switch	
GENERAL	
Power Requirements	US & Canadian Models: 120V, 60Hz British Model: 240V, 50Hz General Model: 230V, 50Hz
Power Consumption	25W
Dimensions (W x H x D)	480 x 46 x 324.4 mm (18-7/8" x 1-13/16" x 12-3/4") (including attachments)
Weight	4.6 kg (10 lbs 2oz)
* 0dB=0.775Vrms	

OPTION

Memory Card	MCD64 MCD32
-------------	----------------

総合仕様

オーディオ特性

周波数特性	20Hz～20kHz 0±0.5dB
ダイナミックレンジ	100dB以上 (TYPICAL 106dB)
ハム&ノイズ	-82dBm以下 (TYPICAL -88dBm)
歪率	0.005%以下 (@ MAX. LEVEL 1kHz)

入力

チャンネル数	2 (電子バランス)
定格入力	+4/-20dBm (レベル切換SW付)
最大入力	+24dBm (レベル切換SW：+4dB時)
入力インピーダンス	20kΩ

出力

チャンネル数	2 (電子バランス)
定格出力	+4/-20dBm (レベル切換SW付)
最大出力	+18dBm (レベル切換SW：+4dB時)
出力インピーダンス	150Ω

AD/DA変換

A/D変換	20bitリニア
D/A変換	20bitリニア
サンプリング周波数	44.1kHz

メモリー

プリセットプログラム	No.1～80
ユーザズプログラム	No.1～99,00
別売メモリーカード	No.1～99,00

MIDIコントロール

プログラムチェンジ	メモリーセレクト
ノートオン	ピッチセレクト
コントロールチェンジ	パラメーターコントロール
バルクダンプ	メモリーパラメーター送/受信 プログラムチェンジテーブル システムセットアップデータ

フロントパネル

コントロール	INPUT LEVEL(L, R), DATA ENTRY
キー	ソフトキー (▼, ▲)×3, PAGE ◀, PAGE ▶, MEMORY, STORE, EDIT, BYPASS
表示	8素子LED×2 (レベルメーター) 6素子LED (モードインジケーター) 7セグメントLED (メモリーナンバー) MEMORY, EDIT, BYPASS インジケーター 24文字×2 LCD
スロット	MEMORY CARD

リアパネル

コネクタ	INPUT L/R (XLR×2, フォンジャック×2) OUTPUT L/R (XLR×2, フォンジャック×2) MIDI IN, THRU/OUT (5P DIN×2) TRIGGER (フォンジャック×1) BYPASS or INC/DEC (フォンジャック×1)
スイッチ	入出力レベル切換スイッチ (+4dB/-20dB ×2) MIDI THRU/OUT切換スイッチ

電源

AC100V, 50/60Hz

消費電力

20W

最大外形寸法

480 (W) ×46 (H) ×324.4 (D) mm

重量

4.6kg

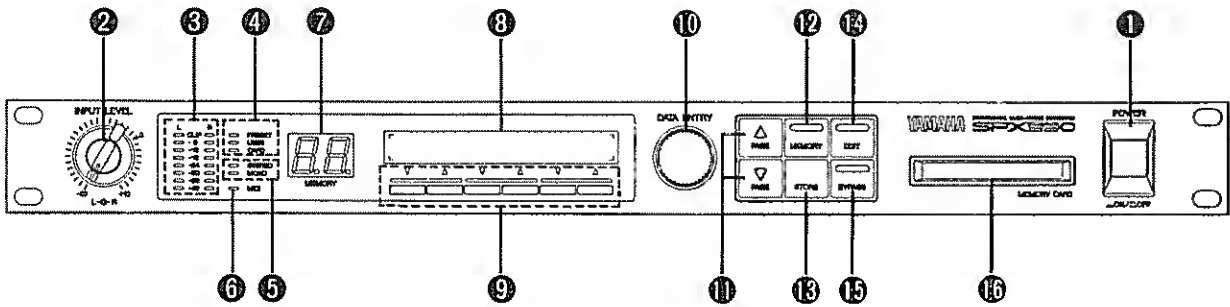
※ 0dB=0.775Vrms

オプション

メモリーカード	MCD64 MCD32
---------	----------------

■PANEL LAYOUT (パネルレイアウト)

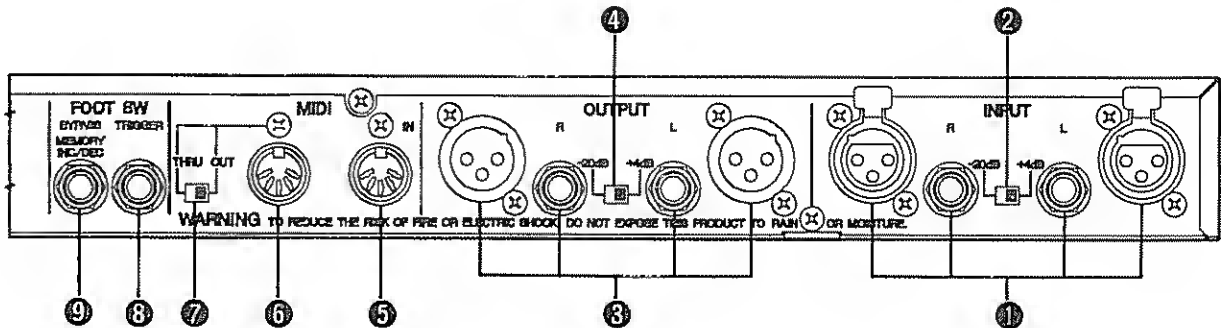
● Front Panel (フロントパネル)



- ① Power Switch
- ② Input Level Controls
- ③ Input Level Meter
- ④ Memory Area Indicator
- ⑤ Input Select Indicator
- ⑥ MIDI Indicator
- ⑦ LED MEMORY No. Display
- ⑧ LCD Display
- ⑨ Assignable Function ∇ and \blacktriangle Keys
- ⑩ Data Entry Dial
- ⑪ Page Select \triangleleft and \triangleright Keys
- ⑫ Memory Mode Key and Indicator
- ⑬ Store Key
- ⑭ Edit Key and Indicator
- ⑮ Bypass Key and Indicator
- ⑯ Memory Card Slot

- ①POWERスイッチ
- ②INPUT LEVELコントロール
- ③インプットレベルメーター
- ④メモリーエリアインジケータ
- ⑤インプットセレクトインジケータ
- (PRESET/USER/CARD)
- (STEREO/MONO)
- ⑥MIDIインジケータ
- ⑦MEMORY No.ディスプレイ
- ⑧LCDディスプレイ
- ⑨ソフトキー(∇ / \blacktriangle)
- ⑩データエントリーダイヤル(DATA ENTRY)
- ⑪ページアップダウンキー(\triangleleft / \triangleright)
- ⑫MEMORYキー、インジケータ
- ⑬STOREキー
- ⑭EDITキー、インジケータ
- ⑮BYPASSキー、インジケータ
- ⑯メモリーカードスロット(MEMORY CARD)

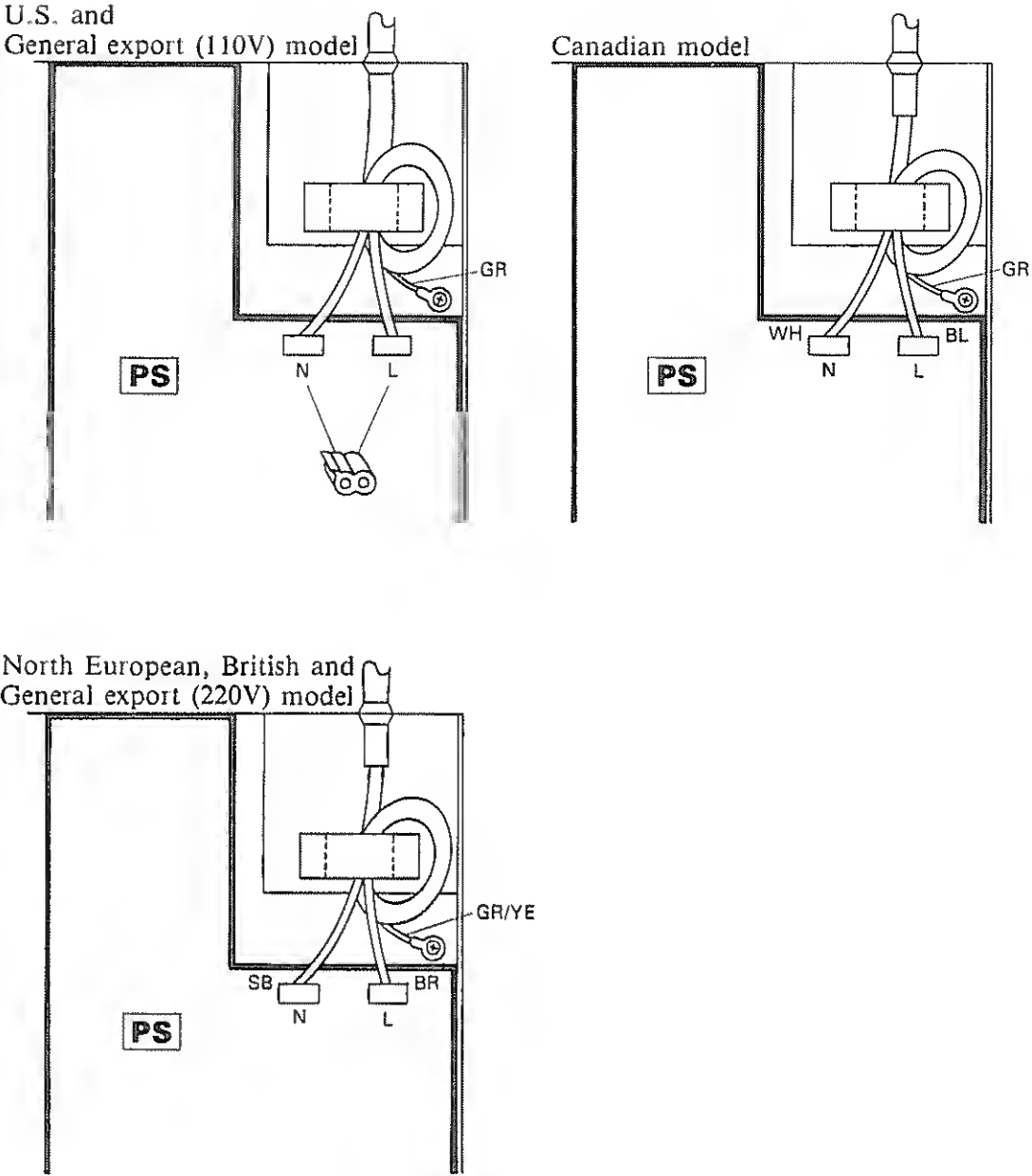
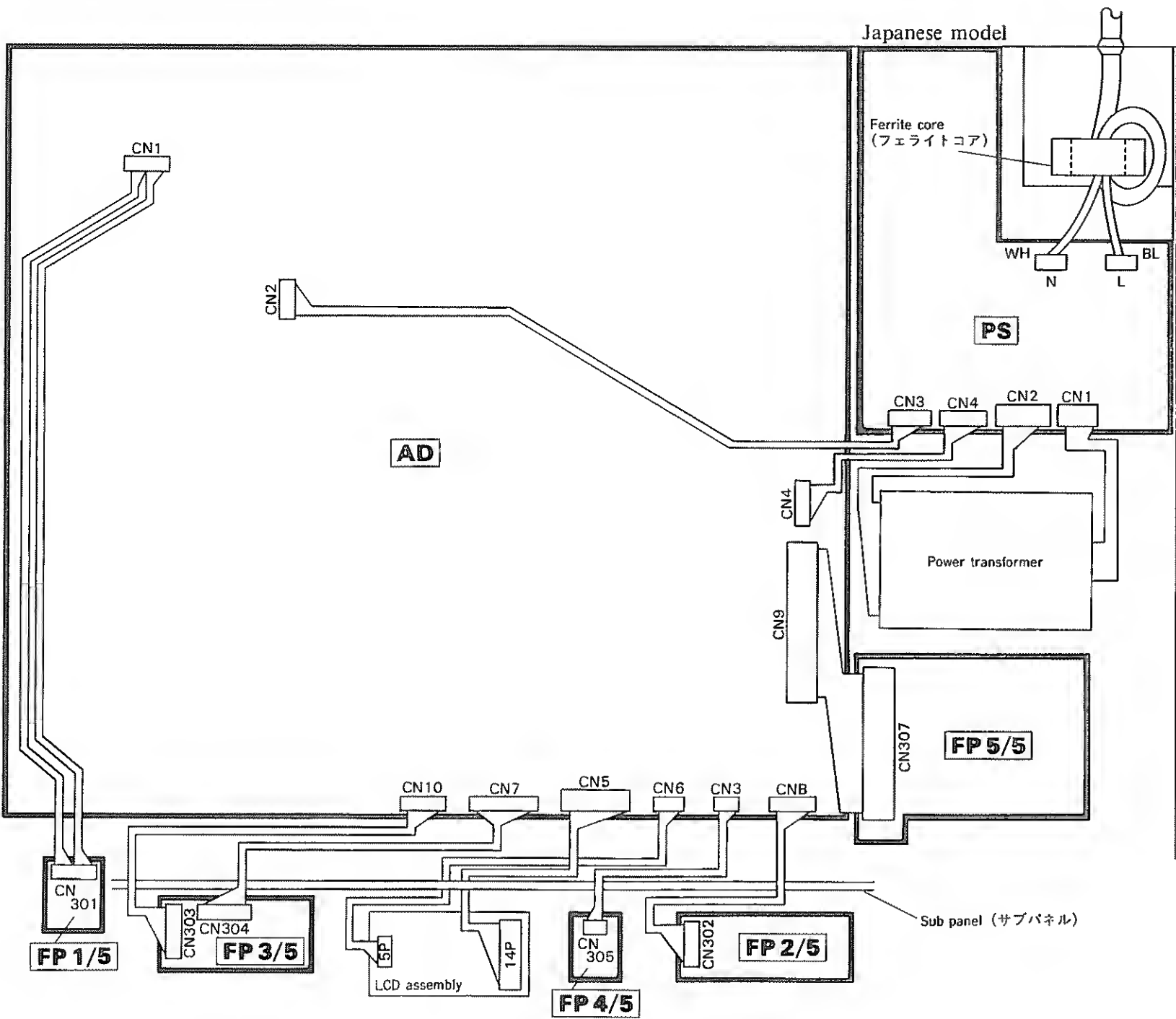
● Rear Panel (リアパネル)



- ① L & R Input Connectors
- ② Input Level Switch
- ③ L & R Output Connectors
- ④ Output Level Switch (+4dB/-20dB)
- ⑤ MIDI IN Terminal
- ⑥ MIDI OUT/THRU Terminals
- ⑦ OUT/THRU Switch
- ⑧ Trigger Footswitch Jack
- ⑨ Bypass or INC/DEC Footswitch Jack

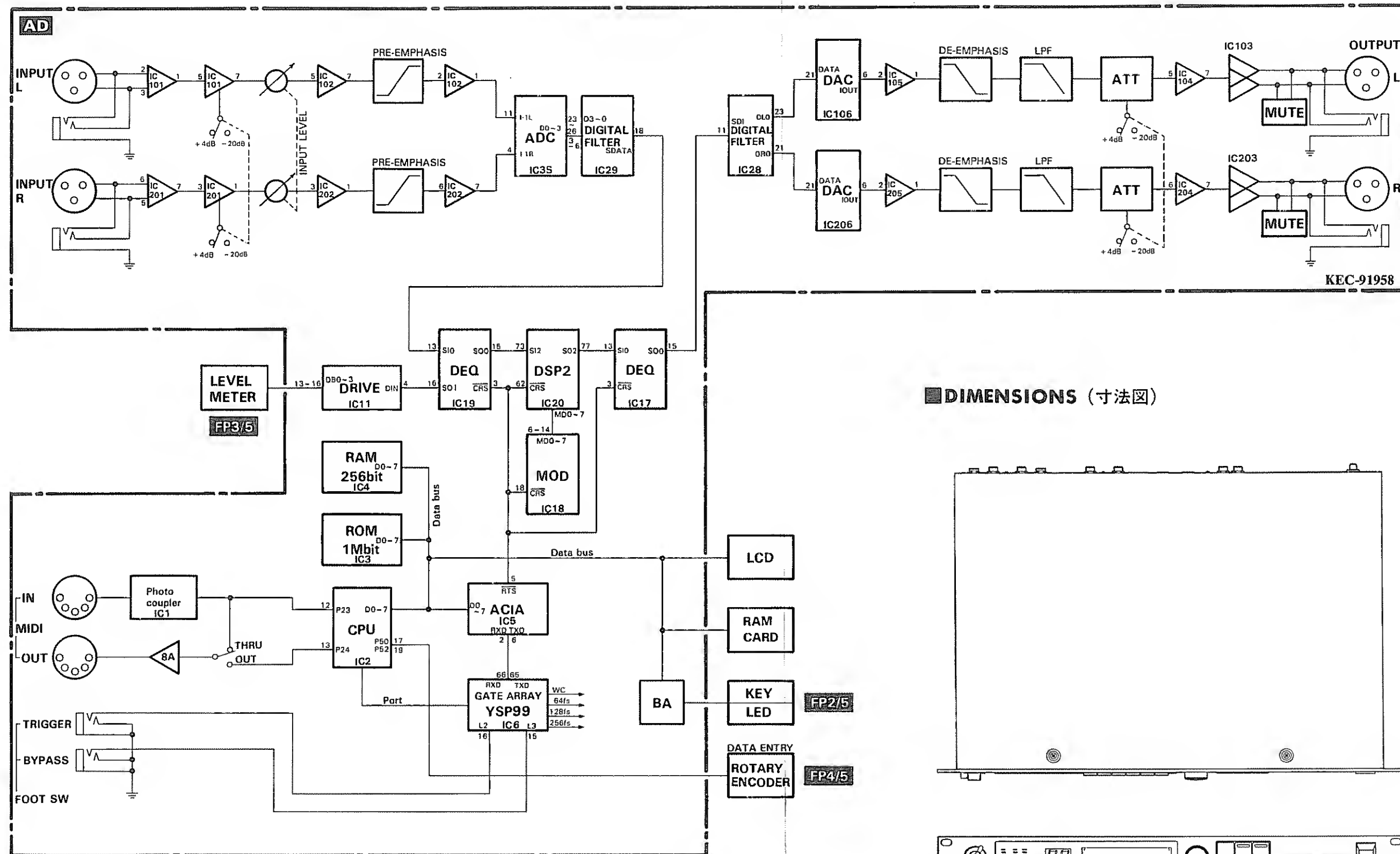
- ①INPUT端子(L, R)
- ②入力レベル切換スイッチ(+4dB/-20dB)
- ③OUTPUT端子(L, R)
- ④出力レベル切換スイッチ(+4dB/-20dB)
- ⑤MIDI IN端子
- ⑥MIDI OUT/THRU端子
- ⑦OUT/THRU切換スイッチ
- ⑧トリガー用フットスイッチ端子(TRIGGER)
- ⑨BYPASSまたはINC/DEC用フットスイッチ端子

CIRCUIT BOARD LAYOUT (ユニットレイアウト)

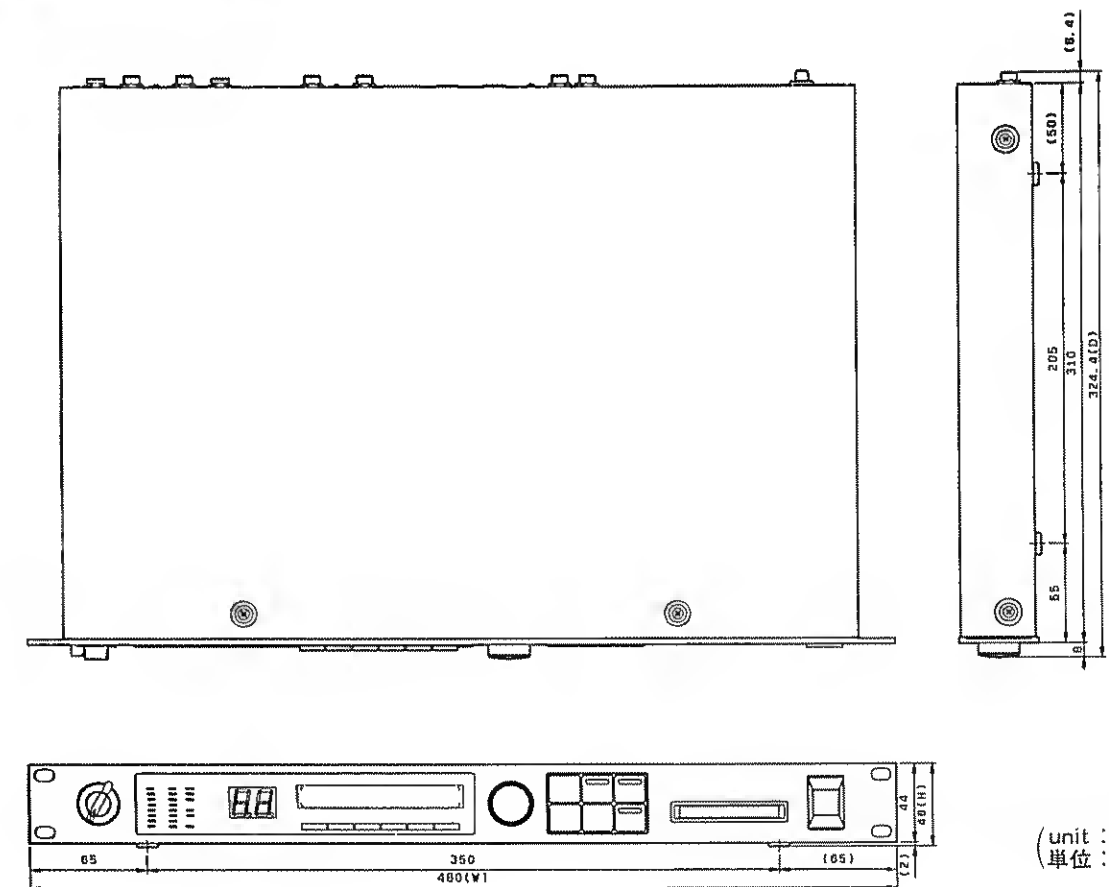


Destination	
AO - CN1	FP 1/5 - CN301
AO - CN2	PS - CN3
AD - CN4	PS - CN4
AO - CN9	FP 5/5 - CN307

■BLOCK DIAGRAM (ブロックダイアグラム)



■ DIMENSIONS (寸法図)



(unit : mm)
(單位 : mm)

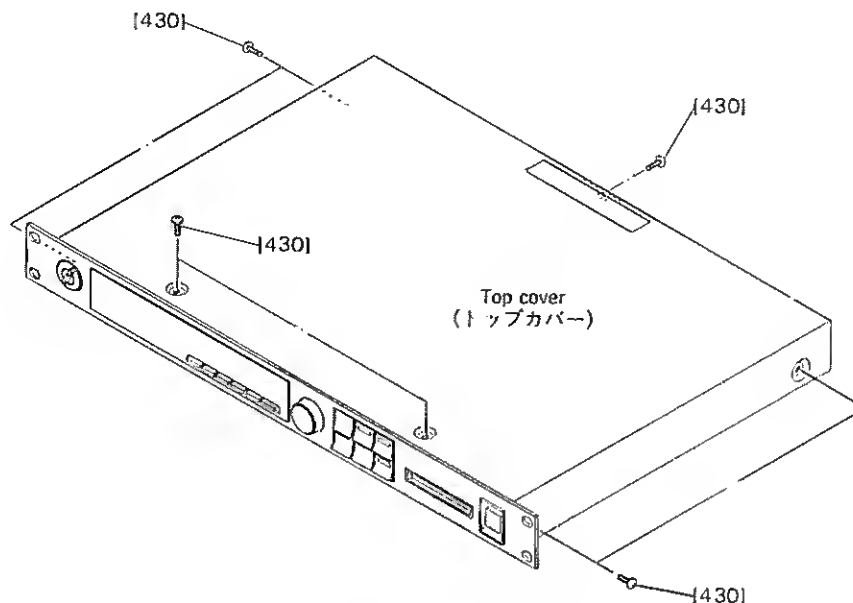
■DISASSEMBLY PROCEDURE (分解手順)

1 Top Cover Removal

- 1-1 Remove the seven (7) screws marked [430], then the top cover can be removed. (Fig. 1)

1. トップカバーの外し方

- 1-1 [430]のネジ7本を外し、トップカバーを外します。
(図1)



[430]:Bind Head Tapping Screw-B (十バインドBタイト) A3 0X8 ZMC2BL (VP157000)

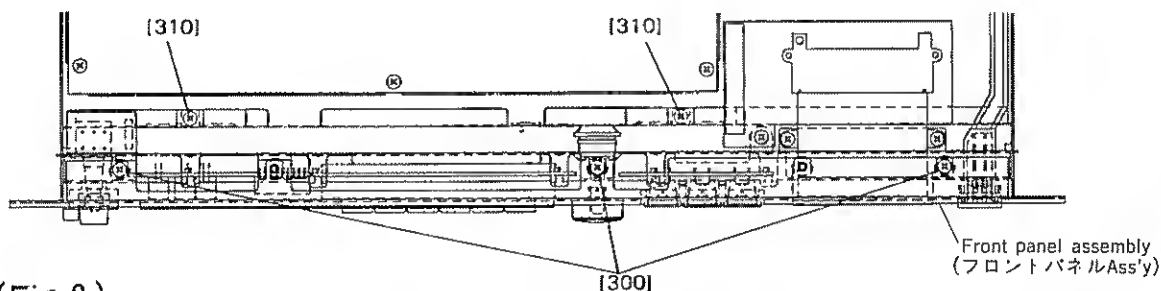
(Fig. 1)

2 Front Panel Assembly Removal

- 2-1 Remove the top cover. (see procedure 1)
2-2 Remove the three (3) screws marked [300] and the two (2) screws marked [310]. (Fig. 2)
2-3 Remove the two (2) knobs marked [320] and [330], then the front panel assembly can be removed. (Fig. 3)

2. フロントパネルAssyの外し方

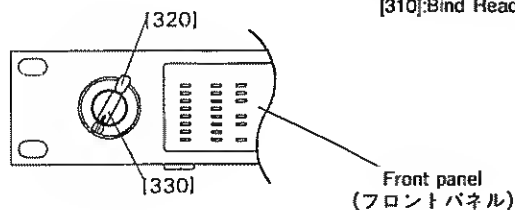
- 2-1 トップカバーを外します。(1項参照)
2-2 [300]のネジ3本と[310]のネジ2本を外します。
(図2)
2-3 [320]の外ツマミと[330]の内ツマミを外し、フロントパネルAssyを外します。(図3)



(Fig. 2)

[300]:Flat Head Tapping Screw-C (十皿Cタイト) 3 0X6 ZMC2BL (VP733400)

[310]:Bind Head Tapping Screw-B (十バインドBタイト) A3 0X8 ZMC2BL (VP157000)



(Fig. 3)

3 Rear Panel Assembly Removal

- 3-1 Remove the top cover. (see procedure 1)
- 3-2 Remove the two (2) screws marked [60]. (Fig. 4)
- 3-3 Remove the two (2) screws marked [90] and the two (2) screws marked [127]. (Fig. 4)
- 3-4 Remove the four (4) screws marked [70], then the rear panel assembly can be removed. (Fig. 5)
- * This will give you access to the AD circuit board.

4 AD Circuit Board Removal

- 4-1 Remove the top cover. (see procedure 1)
- 4-2 Remove the rear panel assembly. (see procedure 3)
- * This will give you access to the AD circuit board.
- 4-3 Remove the eight (8) screws marked [50c] and the two (2) screws marked [50d]. (Fig. 4)
- 4-4 Remove the six (6) hexagonal nuts marked [50e], then the AD circuit board can be removed. (Fig. 4)

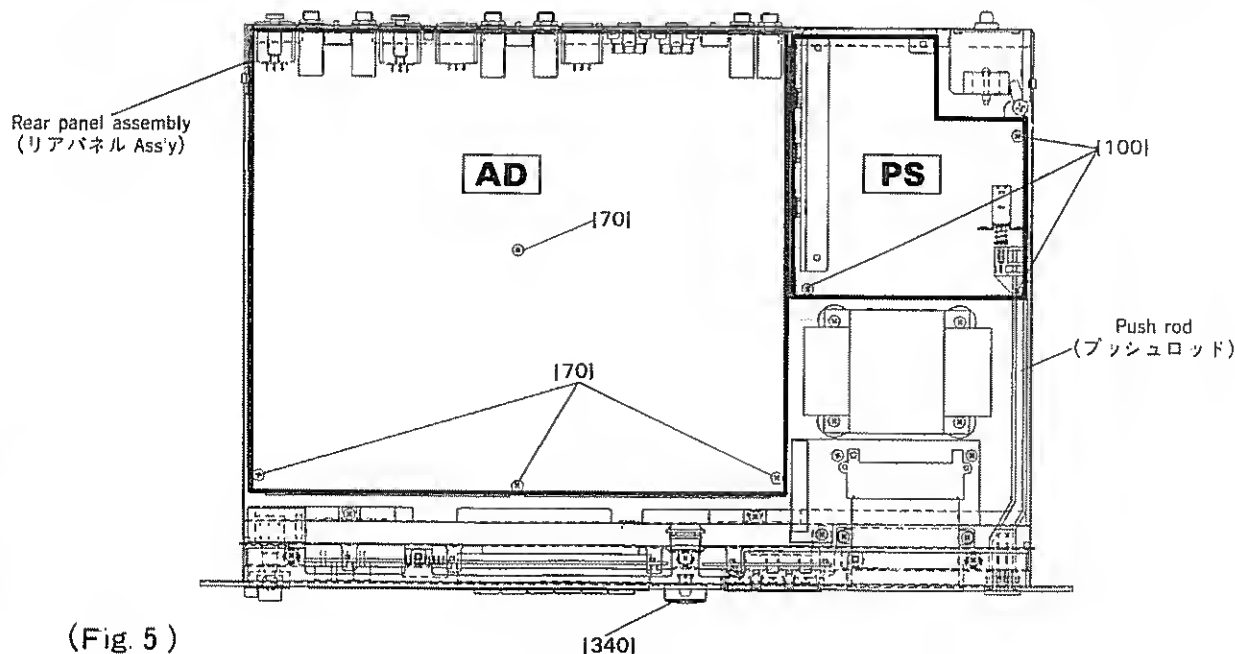
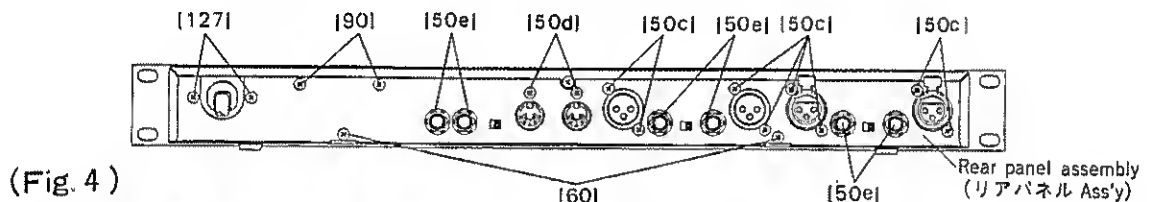
[50c]:Bonding Head Screw (ボンディング小ネジ) 3 0X8 ZMC2BL (VP157800)
 [50d]:Bind Head Tapping Screw-P (＋バインドPタイト) A3 0X10 ZMC2BL (VP733500)
 [50e]:Hexagonal Nut (特殊六角ナット) 9.0 FNM33G(LX200060)
 [60]:Bind Head Tapping Screw-B (＋バインドBタイト) A3 0X8 ZMC2BL (VP157000)
 [90]:Bind Head Tapping Screw-B (＋バインドBタイト) A3 0X8 ZMC2BL (VP157000)
 [127]:Bind Head Tapping Screw-B (＋バインドBタイト) A3 0X8 ZMC2BL (VP157000)

3. リアパネルAssyの外し方

- 3-1 トップカバーを外します。(1項参照)
- 3-2 [60]のネジ2本を外します。(図4)
- 3-3 [90]のネジ2本と[127]のネジ2本を外します。(図4)
- 3-4 [70]のネジ4本を外し、リアパネル Assyを外します。(図5)
- ※リアパネル Assyを外すと、ADシートのパターン側をチェックすることができます。

4. ADシートの外し方

- 4-1 トップカバーを外します。(1項参照)
- 4-2 リアパネル Assyを外します。(3項参照)
- ※リアパネル Assyを外すと、ADシートのパターン側をチェックすることができます。
- 4-3 [50c]のネジ8本と[50d]のネジ2本を外します。(図4)
- 4-4 [50e]の特殊六角ナット6個を外し、ADシートを外します。(図4)



[70]:Bind Head Tapping Screw-C (＋バインドCタイト) A3 0X6 ZMC2BL (VP157200)
 [100]:Bind Head Tapping Screw-C (＋バインドCタイト) A3 0X6 ZMC2BL (VP157200)

5 PS Circuit Board Removal

- 5-1 Remove the top cover. (see procedure 1)
- 5-2 Remove the two (2) screws marked [90]. (Fig. 4)
- 5-3 Pull out the push rod. (Fig. 5)
- 5-4 Remove the three (3) screws marked [100], then the PS circuit board can be removed. (Fig. 5)

6 FP1/5 Circuit Board Removal

- 6-1 Remove the top cover. (see procedure 1)
- 6-2 Remove the front panel assembly. (see procedure 2)
- 6-3 Remove the hexagonal nut marked [230], then the FP1/5 circuit board can be removed. (Fig. 6)

7 FP2/5 Circuit Board Removal

- 7-1 Remove the top cover. (see procedure 1)
- 7-2 Remove the front panel assembly. (see procedure 2)
- 7-3 Take the FP2/5 circuit board out from the sub panel while lifting the two stoppers up slightly. (Fig. 6)

8 FP3/5 Circuit Board Removal

- 8-1 Remove the top cover. (see procedure 1)
- 8-2 Remove the front panel assembly. (see procedure 2)
- 8-3 Take the FP3/5 circuit board out from the sub panel while lifting the stopper up slightly. (Fig. 6)

9 FP4/5 Circuit Board Removal

- 9-1 Remove the top cover. (see procedure 1)
- 9-2 Remove the front panel assembly (see procedure 2)
- 9-3 Remove the volume knob marked [340]. (Fig. 5)
- 9-4 Remove the hexagonal nut marked [240], then the FP4/5 circuit board can be removed (Fig. 6)

5. PSシートの外し方

- 5-1 トップカバーを外します。(1項参照)
- 5-2 [90]のネジ2本を外します。(図4)
- 5-3 プッシュロッドをPOWER OFFのポジションで引き抜きます。(図5)
- 5-4 [100]のネジ3本を外し、PSシートを外します。(図5)

6. FP1/5シートの外し方

- 6-1 トップカバーを外します。(1項参照)
- 6-2 フロントパネルAssyを外します。(2項参照)
- 6-3 [230]の特殊六角ナット1個を外し、FP1/5シートを外します。(図6)

7. FP2/5シートの外し方

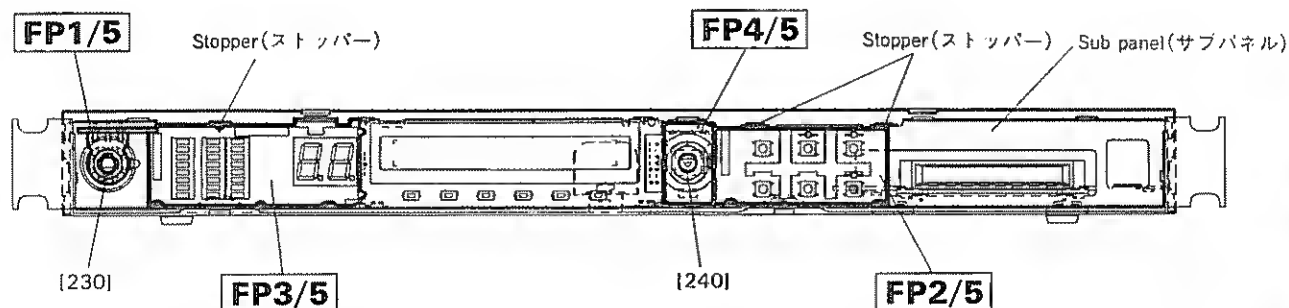
- 7-1 トップカバーを外します。(1項参照)
- 7-2 フロントパネルAssyを外します。(2項参照)
- 7-3 サブパネルのストッパー2本を押し上げながら、FP2/5シートを手前に引き抜きます。(図6)

8. FP3/5シートの外し方

- 8-1 トップカバーを外します。(1項参照)
- 8-2 フロントパネルAssyを外します。(2項参照)
- 8-3 サブパネルのストッパー1本を押し上げながら、FP3/5シートを手前に引き抜きます。(図6)

9. FP4/5シートの外し方

- 9-1 トップカバーを外します。(1項参照)
- 9-2 フロントパネルAssyを外します。(2項参照)
- 9-3 [340]のボリュームツマミを外します。(図5)
- 9-4 [240]の特殊六角ナット1個を外し、FP4/5シートを外します。(図6)



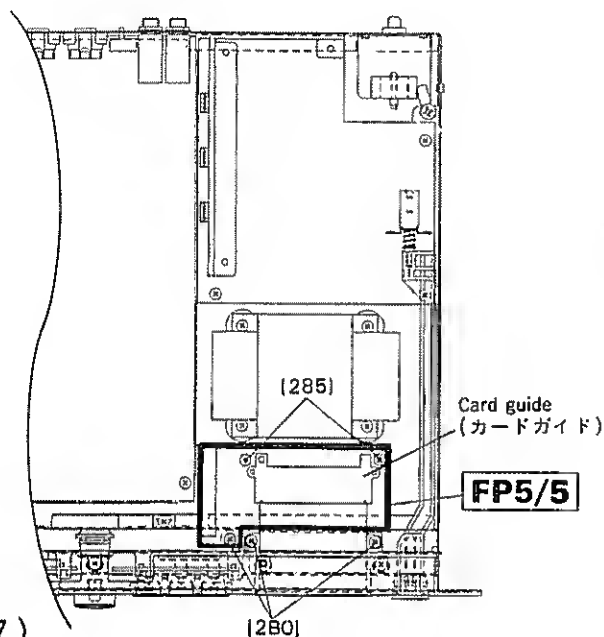
(Fig. 6)

[230]:Hexagonal Nut (特殊六角ナット) 9 0 ZMC2BL(VJ388000)

[240]:Hexagonal Nut (特殊六角ナット) 8 0 ZMC2BL(VQ244800)

10 FP5/5 Circuit Board Removal

- 10-1 Remove the top cover. (see procedure 1)
- 10-2 Remove the three (3) screws marked [280] and the two (2) screws marked [285], then remove the FP5/5 circuit board with the card guide. (Fig.7)
- 10-3 Remove the two (2) screws marked [270], then remove the card guide from the FP5/5 circuit board (Fig.8)

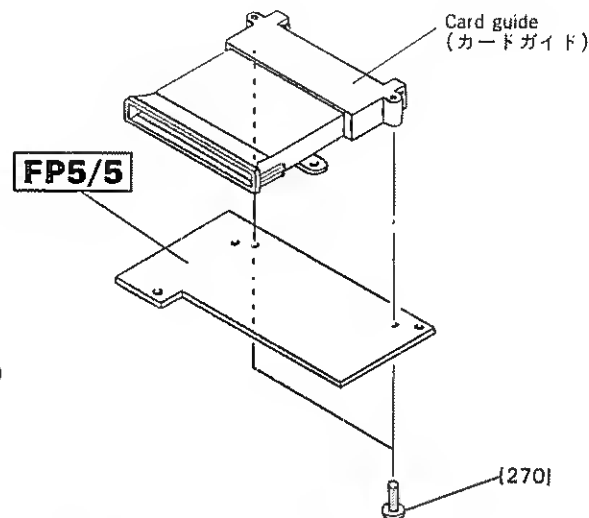


(Fig. 7)

- [280]:Bind Head Tapping Screw-B (ナパインドB タイト)
A3 0X8 ZMC2BL (VP157000)
- [285]:Bind Head Tapping Screw-C (ナパインドC タイト)
A3.0X6 ZMC2BL(VP157200)

10. FP5/5シートの外し方

- 10-1 トップカバーを外します。(1項参照)
- 10-2 [280]のネジ3本と[285]のネジ2本を外し、カードガイドと共にFP5/5シートを外します。(図7)
- 10-3 [270]のネジ2本を外し、FP5/5シートからカードガイドを外します。(図8)



(Fig. 8)

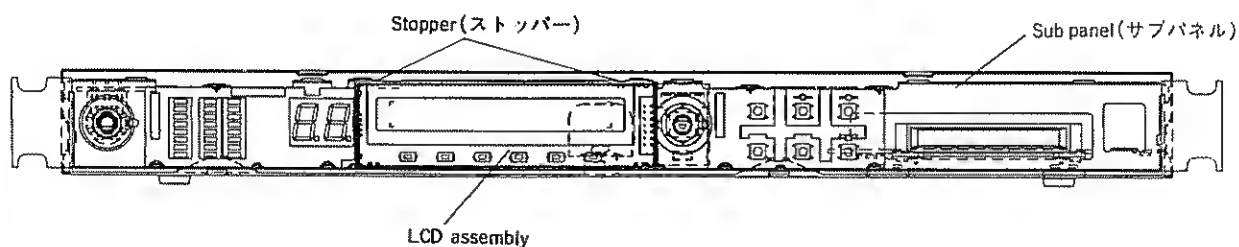
- [270]:Bind Head Tapping Screw-P (ナパインドP タイト)
A3 0X10 ZMC2BL (VP733500)

11 LCD Assembly Removal

- 11-1 Remove the top cover. (see procedure 1)
- 11-2 Remove the front panel assembly. (see procedure 2)
- 11-3 Take the LCD assembly out from the sub panel while lifting the two stoppers up slightly. (Fig.9)

11. LCD Assyの外し方

- 11-1 トップカバーを外します。(1項参照)
- 11-2 フロントパネル Assyを外します。(2項参照)
- 11-3 サブパネルのストッパー2本を押し上げながら、LCD Assyを手前に引き抜きます。(図9)



(Fig. 9)

LSI PIN DESCRIPTION (LSI瑞子機能表)

• HD63B03YP-N (XD245A00) CPU

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	Vss	I	Ground	33	Vcc	I	OC Supply (+5V)
2	XTAL	I	Clock	34	A15	O	Address bus
3	EXTAL	I		35	A14	O	
4	MPO	I	Mode program	36	A13	O	
5	MP1	I		37	A12	O	
6	RES	I	Reset	38	A11	O	
7	STBY	I	Stand-by mode signal	39	A10	O	Ground
8	NMI	I	Non-maskable interrupt	40	A9	O	
9	P20	I/O	Port 2	41	A8	O	
10	P21	I/O		42	Vss	I	
11	P22	I/O		43	A7	O	
12	P23	I/O		44	A6	O	
13	P24	I/O		45	A5	O	Address bus
14	P25	I/O		46	A4	O	
15	P26	I/O		47	A3	O	
16	P27	I/O	Port 5	48	A2	O	
17	P50	I/O		49	A1	O	
18	P51	I/O		50	A0	O	
19	P52	I/O		51	O7	I/O	Data bus
20	P53	I/O		52	O6	I/O	
21	P54	I/O		53	O5	I/O	
22	P55	I/O		54	O4	I/O	
23	P56	I/O	Port 6	55	D3	I/O	
24	P57	I/O		56	D2	I/O	
25	P60	I/O		57	O1	I/O	Bus available
26	P61	I/O		58	O0	I/O	
27	P62	I/O		59	BA	O	
28	P63	I/O		60	LIR	O	
29	P64	I/O		61	R/W	O	Load Instruction register
30	P65	I/O		62	WR	O	Read/Write control
31	P66	I/O		63	RD	O	Write control
32	P67	I/O		64	E	O	Read control
							Enable

• HD63B50P (IG147300) ACIA (Asynchronous Communication Interface Adaptor)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	Vss	I	Ground	13	R/W	I	Read/Write
2	Rx Data	I	Receive data	14	E	I	Enable
3	Rx CLK	I	Receive clock	15	D7	I/O	Data bus
4	Tx CLK	O	Transmit clock	16	D6	I/O	
5	RTS	I/O	Request to send	17	D5	I/O	
6	Tx Data	O	Transmit data	18	O4	I/O	
7	IRQ	I	Interrupt request	19	D3	I/O	
8	CS0	I	Chip select	20	O2	I/O	Data bus
9	CS2	I		21	O1	I/O	
10	CS1	I		22	O0	I/O	
11	RS	I	Resist select	23	DCD	I	Data carrier detect
12	Vcc	I	Power supply (+5V)	24	CTS	I	Clear to send

• YM6104 (XE788A00) DEQ2 (Digital Equalizer)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	Vcc	I	+5V	12	Vss	I	Earth (Ground)
2	XMO	I	Alteration of Sync (= +5V) or Asynch (= 0V) for COI input terminal (Synch: 1:1, Asynch: 16:1)	13,14	SIO, S11	I	INPUT for Serial data signal
3	CRS	I	Initialized Serial Control Interface	15,16	SOO, SO1	O	OUTPUT for Serial data signal
4	COI	I	Inputs of μ PGM, Para, Ser. Cont. Data of Control Reg.	17	OVF	O	Oetector for OVER Flow
5	CDO	O	Outputs of μ PGM, Para, Ser. Cont. Data of Control Reg.	18	TEST	I	For test: Normally connecting to +5V
6	XCLK	I	In/Out clock for COI& COO	19	C2	O	Output is delayed Oata of 2nd bit of P.Reg by 1 bit.
7	TRG	I	Oetermins transmit timing of PARA to Para Reg. from T 8FR.	20	C1	O	Output is delayed Data of 1st bit of P.Reg by 1 bit.
8	ESL	I	Timing determination of data for External at Ext. Shift CLK	21	C0	O	Output is delayed Data of 0 bit of P.Reg. by 1 bit.
9	ELO	I	Timing determination of data for Inner at Ext. Shift CLK	22	CEMO	I	+5V: It's necessary to input 2 8yte for CE to COI
10	ECLK	I	Input Shift CLK of IN/OUT SR at Ext. Shift CLK	23	IC	I	0V: It needs not to have a data for CE to COI
11	CLK	I	System Clock	24	Sync	I	Initialized for OEO Synchro signal for system

• YM6007 (XF164A00) DSP2 (Digital Signal Processor)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	D18	I/O	Data bus	65	NC		
2	D17	I/O		66	CDO	O	Serial control data output
3	D16	I/O		67	COI	I	Serial control data input
4	NC		Power supply	68	VDD		Power supply
5	VDD			69	SIO	I	Serial data input (28bit × 4ch)
6	D15	I/O		70	NC		
7	NC			71	NC		
8	NC			72	SI1	I	Serial data input (28bit × 4ch)
9	D14	I/O		73	SI2	I	Serial data input (28bit × 2ch)
10	NC			74	SO0	O	Serial data output (28bit × 4ch)
11	D13	I/O		75	NC		
12	D12	I/O		76	SO1	O	Serial data output (28bit × 4ch)
13	D11	I/O		77	SO2	O	Serial data output (28bit × 2ch)
14	NC			78	SCLK	O	Clock (64bit/sample)
15	D10	I/O		79	NC		
16	NC		Data bus	80	NC		
17	NC			81	NC		
18	D9	I/O		82	NC		
19	D8	I/O		83	TRGO	O	Trigger output
20	D7	I/O		84	TRGI	I	Trigger input
21	NC			85	DCLK	I	Clock (Master clock × 2)
22	D6	I/O		86	SYN	I	Synch. pulse
23	D5	I/O		87	IC	I	Initial clear
24	NC			88	NC		
25	D4	I/O		89	MRO	O	Control data receive
26	NC			90	MDA0	I	
27	O3	I/O		91	NC		
28	NC			92	NC		Serial mode: Internal register select
29	O2	I/O		93	MDA1	I	Parallel mode: CDI, COO data format select
30	D1	I/O		94	MDA2	I	
31	O0	I/O		95	NC		
32	NC			96	MWE	I	MD pin input strobe
33	CAS	O	CAS control	97	MOE	I	MD pin output strobe
34	RAS	O	RAS control	98	MOS	I	Communication mode select (0: serial 1: parallel)
35	A9	O	Address bus				
36	A8	O		99	MO7	I/O	
37	VSS		Ground	100	MD6	I/O	
38	A7	O		101	NC		
39	NC			102	NC		
40	A6	O		103	MD5	I/O	
41	NC			104	NC		Parallel data
42	A5	O		105	MD4	I/O	
43	NC			106	NC		
44	A4	O		107	MD3	I/O	
45	A3	O	Address bus	108	MO2	I/O	
46	NC			109	MD1	I/O	
47	NC			110	MO0	I/O	
48	NC			111	NC		
49	NC			112	NC		
50	NC			113	D27	I/O	
51	NC			114	NC		
52	A2	O		115	D26	I/O	
53	A1	O		116	NC		
54	A0	O		117	D25	I/O	
55	WE	O	Write control	118	D24	I/O	
56	OE	O	Output enable	119	NC		
57	NC			120	D23	I/O	Memory data
58	D8OE	I	Memory data bus output enable	121	NC		Ground
59	NC			122	NC		
60	TIM1	O	Timing pulse	123	D22	I/O	
61	TST		Test pin	124	VSS		
62	CRS	I/O	Reset (Serial mode: I Parallel mode: O)	125	NC		
63	NC			126	D21	I/O	
64	XCLK	I	Shift clock for serial control data	127	D20	I/O	
				128	D19	I/O	

• **YM3807 (IT380700) MOD (Modulation Data Generator)**

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	NC			13	MOD6	O	Outputs waveform data for all channels inside MOO
2	MOSI0	I	Inputs data to add to the waveform data inside MOO	14	MOO7	O	Sync signal input One 64th of the master clock
3	MOSI1	I		15	SYNCW	I	
4	MOSO0	O		16	IC	I	Initial clear
5	MOSO1	O	Outputs MOO internal waveform data with the same data format as MOSIO	17	CLK	I	3.2 MHz
6	MOO0	O		18	CRS	I	CO counter reset
7	MOO1	O		19	XMO	I	Selects 1/16 mode (asynchronous) or 1/1 mode (synchronous) for the CO interface
8	MOO2	O	Outputs waveform data for all channels inside MOO	20	XCLK	I	CO interface transmission clock input
9	MOO3	O		21	NC		
10	MOO4	O		22	COI	I	CO interface serial data input
11	MOO5	O		23	COO	O	CO interface serial data output
12	V00		Power supply +5V	24	VSS		Power supply ground

• **PCM63P (XM412A00) DAC (Digital Analog Converter)**

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	OC		Servo filter	15	NC		
2	+VccA		Power supply (+)	16	NC		Not used
3	REF		Reference filter	17	NC		
4	BPOOC		BPO reference	18	CX	I	Bit clock
5	BPO		Bipolar offset	19	CLK		Clock
6	Iout	O	Current output	20	LE	I	LEC input
7	A GNO		Analog ground	21	OATA	I	Oata input
8	NC		Not used	22	NC		Not used
9	RFB1		Feedback resistor	23	AOJB		Bit 2A adj.
10	RFB2			24	AOJA		Bit 2B adj.
11	+VddL		Power supply	25	Vpot		Potentiometer connection
12	O.GND		Digital ground	26	NC		Not used
13	+VccL		Power supply	27	NC		
14	NC		Not used	28	-VccA		Power supply

• **PCM1760P (XM413A00) ADC (Analog Digital Converter)**

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	OUT-2R	O	Rch second stage amplifier output	15	NC		
2	IN-2R	I	Rch second stage amplifier input	16	BPODC-L		Lch bipolar offset decoupling
3	OUT-1R	O	Rch first stage amplifier output	17	L/R CK	O	L/R clock output (64fs)
4	IN-1R	I	Rch first stage amplifier input	18	STROBE	O	Oata strobe output (128fs)
5	SERVO		Servo decoupling	19	256fs	I	System clock input (256fs)
6	OC			20	-Vdd		-5V negative
7	+Vcc		+5V analog	21	O GNO		Digital ground
8	A GNO		Analog ground	22	+Vdd		+5V digital
9	-Vcc		-5V analog	23	O0	O	Oata output (LSB)
10	BGOC		Band gap decoupling	24	O1	O	Oata output
11	NC			25	O2	O	Oata output
12	IN-1L	I	Lch first stage amplifier input	26	O3	O	Oata output (MSB)
13	OUT-1L	O	Lch first stage amplifier output	27	BPOOC-R		Rch bipolar offset decoupling
14	IN-2L	I	Lch second stage amplifier input	28	NC		
15	OUT-2L	O	Lch second stage amplifier output				

• DF1760P (XM414A00) Digital Filter

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	OVL	O	Detects Lch overflow (H indicates on)	15	SYSCLK	I	System clock input (256fs/384fs)
2	OVR	O	Detects Rch overflow (H indicates on)	16	SCLK	I/O	Data clock (32fs to 64fs)
3	D3	I	Data input (MSB)	17	L/R	I/O	L/R channel distinguishing clock
4	D2	I	Data input	18	SDATA	O	Serial data output
5	D1	I	Data input	19	FSYNC	I/O	Frame cycle clock (2fs)
6	D0	I	Data input (LSB)	20	LRSC	I	L/R logic switch (H indicates Lch/H)
7	TP1	I	Test terminal (used on NC)	21	PD	I	Power down mode (L indicates power down)
8	VSS1	I	Ground for modulator	22	MODE 2	I	Selects form of output data
9	VDD1	I	Power source for modulator (+5V)	23	MODE 1	I	Selects form of output data
10	256fs	O	System clock output (256fs)	24	S/M	I	Slave/master mode selector (H indicates slave)
11	STROBE	I	Data strobe input (12Bfs)	25	CLKSEL	I	System clock selector (H indicates 256fs)
12	LRCK	I	L/R clock input (64fs)	26	TP2	I	Test terminal (used on NC)
13	CALD	I	Calibration (L indicates on/validity)	27	VDD2	I	+5V digital
14	CAL	O	Calibration output (H indicates on)	28	VSS2	I	Digital ground

*If Input with internal pull-up

• YSF210 (XK280A00) 8 time Over Sampling Digital Filter

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION																												
1	XO	O	System clock	13	OBIT1	I	Output bit selection <table border="1"><tr><td></td><td>22 bit</td><td>20 bit</td><td>18 bit</td><td>no output</td></tr><tr><td>OBIT1</td><td>H</td><td>L</td><td>H</td><td>L</td></tr><tr><td>OBIT2</td><td>H</td><td>H</td><td>L</td><td>L</td></tr></table>		22 bit	20 bit	18 bit	no output	OBIT1	H	L	H	L	OBIT2	H	H	L	L													
	22 bit	20 bit		18 bit	no output																														
OBIT1	H	L		H	L																														
OBIT2	H	H		L	L																														
2	XI	I																																	
3	Vss2	I																																	
4	BCI	I	Ground	14	OBIT2	I																													
5	SOSY	I	Bit clock	15	NC	—	No connection																												
6	IBIT1	I	L/R select and input timing		16	ASY		I	Synchronous/Asynchronous system clock selection																										
7	IBIT2	I	Input bit selection <table border="1"><tr><td></td><td>22 bit</td><td>20 bit</td><td>18 bit</td><td>16 bit</td><td>AV DSP</td><td>MEL</td></tr><tr><td>IBIT1</td><td>H</td><td>L</td><td>H</td><td>L</td><td>H</td><td>L</td></tr><tr><td>IBIT2</td><td>H</td><td>H</td><td>L</td><td>L</td><td>H</td><td>H</td></tr><tr><td>IBIT3</td><td>H</td><td>H</td><td>H</td><td>H</td><td>L</td><td>L</td></tr></table>					22 bit		20 bit	18 bit	16 bit	AV DSP	MEL	IBIT1	H	L	H	L	H	L	IBIT2	H	H	L	L	H	H	IBIT3	H	H	H	H	L	L
	22 bit	20 bit				18 bit		16 bit		AV DSP	MEL																								
IBIT1	H	L		H		L	H	L																											
IBIT2	H	H		L	L	H	H																												
IBIT3	H	H	H	H	L	L																													
8	IBIT3	I																																	
9	MUTE	I	Mute	17	Vss1	I	Ground																												
10	NC	—	No connection	18	8CO	O	Bit clock of DLO, DRO																												
11	SOI	I	Input data	19	WCO	O	Word clock of OLO, ORO																												
12	Vdd2	I	Power supply	20	SHL	O	Deglich signal of L/R channel																												
				21	ORO	O	Output data of R channel																												
				22	NC	—	No connection																												
				23	OLO	O	Output data of L channel																												
				24	Vdd1	I	Power supply																												

• YPMM LZ95D62 (XM048A00) Peak Meter Driver

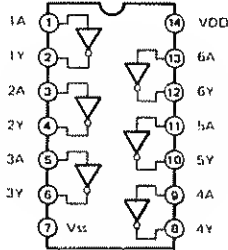
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	GNO	I	Clock	10	LEVE	O	Fall time — 36/— 42 — 24/— 30 — 12/— 1B Clip/— 6
2	SCLK	I	SYNC	11	LOOD	O	
3	SYWN	I	Signal input	12	FTO	I	
4	DIN	I	Reset	13	DB0	O	
5	RSTN	I	Mode select	14	DB1	O	
6	MODE	I		15	DB2	O	
7	REVE	O		16	DB3	O	
8	ROOO	O		17	VDR	I	
9	GNO	O		18	VDD	I	

• YSP99 LZ95D59 (XM047A00) Gate Array

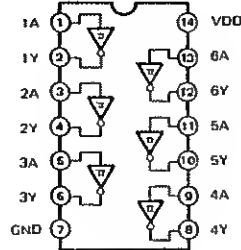
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	NC			41	A9	I	CPU address bus
2	MCLK	O	Master clock	42	A8	I	
3	OESYN	O	Sync for OEQIC	43	CO2	I	CARO page select
4	COO4	I	Control data input	44	CO1	I	
5	COO3	I		45	COROM	I	CARD/ROM select
6	COO2	I		46	ROM4	I	ROM page control
7	COO1	I		47	ROM3	I	
8	COI4	O	Control data output (OSP2)	48	ROM2	I	
9	COI3	O	Control data output (MOO)	49	ROM1	I	Dividing select
10	COI2	O	Control data output (DEQ IC17)	50	YY2	I	
11	CDI1	O	Control data output (OEQ IC19)	51	YY1	I	
12	+Vcc			52	GNO		
13	GND			53	+Vcc		
14	L4	O	LEO scan pulse	54	SEL2	I	Control data select
15	L3	O		55	SEL1	I	
16	L2	O		56	XX2	I	LED scan data
17	L1	O		57	XX1	I	
18	LCO	O	LCO enable	58	MOCK	O	MIOI clock
19	KEYN	O	KEY enable	59	TRGO	O	Trigger out
20	LEO	O	LED enable	60	E	I	
21	CDA14	O	CARD address	61	RWN	I	Read write pulse
22	COA13	O		62	ICN	I	Initial clear
23	CARON	O	CARO enable	63	ACIA	O	ACIA enable
24	GND			64	GND		
25	RAWN	O	RAM write enable	65	TXD	I	OSP control data input
26	RAON	O	RAM read enable	66	RXD	O	OSP control data output
27	RMA16	O	ROM address bank select	67	XCLK	O	Transfer clock
28	RMA15	O		68	WCLK	O	Word clock
29	RMA14	O		69	SCLK	O	Serial data transfer clock 64fs
30	RMA13	O		70	FSYNC	O	NC
31	+Vcc			71	ADLR	O	NC
32	GND			72	GND		
33	ROMN	O	ROM read enable	73	+Vcc		
34	A15	I	CPU address bus	74	SCLKN	O	Serial data sift clock
35	A14	I		75	DCLK	O	256fs clock
36	A13	I		76	XI	I	Clock input/(Xtal)
37	A12	I		77	XO	O	/(Xtal)
38	A11	I		78	GNO		
39	A10	I		79	TRGI	I	Trigger input
40	NC			80	SYNCH	O	Sync clock

■ IC BLOCK DIAGRAM (IC ブロック図)

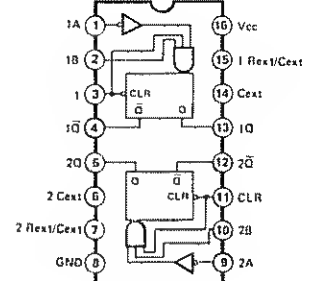
- **SN74HC04N** (IR000450)
Hex Inverter



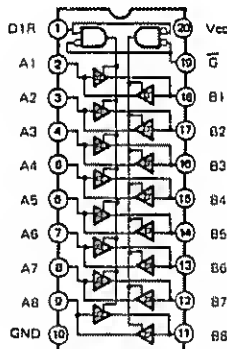
- **SN74HC14N** (IR001450)
Hex Inverter



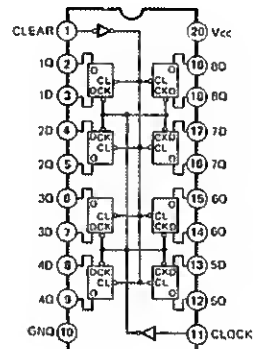
- **TC74HC123AP** (IR012300)
Dual Retriggerable Single Shot



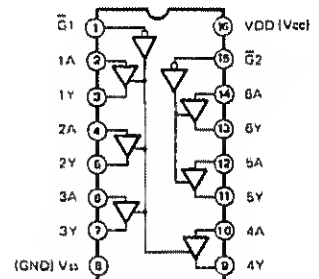
- **SN74HC245N** (IR024550)
Octal 3-State Bus Transceiver



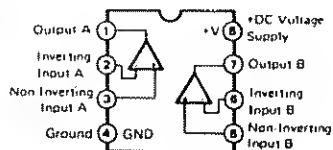
- **SN74HC273N** (IR027350)
Octal D-Type Flip-Flop



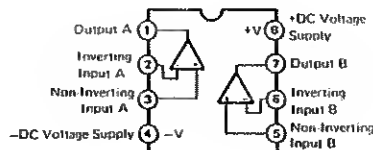
- **SN74HC367N** (IR036750)
Hex 3-State Bus Buffer



- **NJM2903** (IG031000)
Dual Single-Supply Comparator



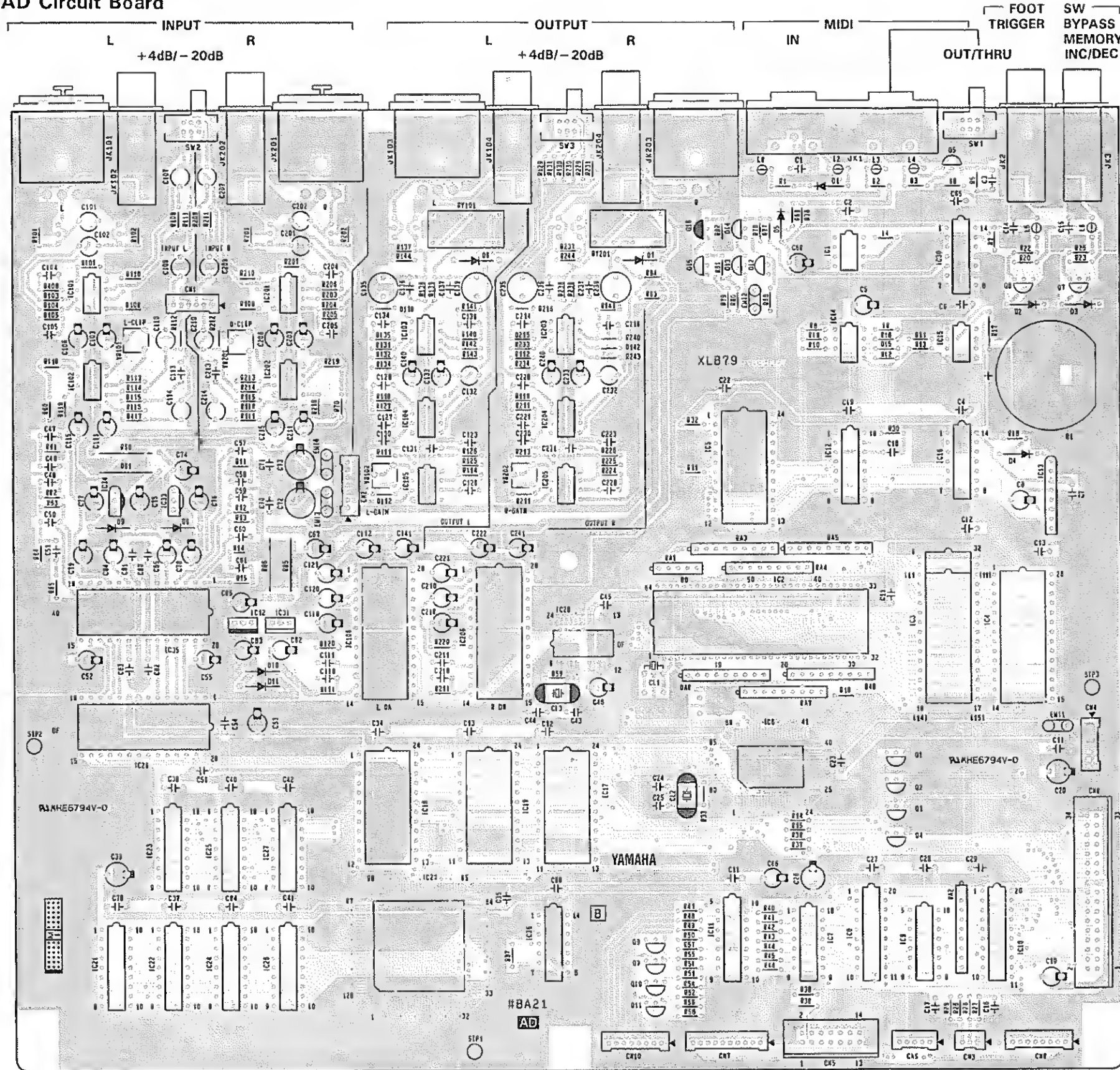
- **RC4558D-V** (IG001390)
- **NJM4556DE** (XA772A00)
- **M5238P R610** (XJ748A00)
Dual Operational Amplifier



SPX990

CIRCUIT BOARDS (シート基板図)

AD Circuit Board



Components side (部品側)

Notes

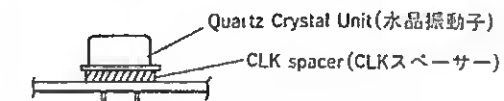
- Circuit Board : AD (VPB18500) XLB7980
- 1 Mylar Cop.
C13, 123, 131, 223, 231:
C16, 17:
C18:
C47, 48, 50, 51, 57, 58, 60, 61:
C113, 213:
C126, 226:
C127, 227:
C128, 228:
C130, 230:
2 Polypropylene Cap
C49, 59:
3 Ceramic Cap -B
C3:
4 Ceramic Cap -SL
C104, 105, 204, 205:
C134, 136-138, 234, 236-238:
5 Ceramic Cap -CH
C24, 25, 43, 44, 87, 88:
6 Electrolytic Cap
C5, 8, 46, 52, 53, 55, 82, 63, 67, 68, 74-79, 84, 85, 103, 106, 111, 115, 119-122, 133, 140, 141, 203, 208, 211, 215, 219-222, 233, 240, 241:
C20:
C26, 30, 39:
C66, 69:
C72, 73:
7 Electrolytic Cap -BP
C101, 102, 107, 109, 114, 132, 201, 202, 27, 209, 214, 232:
C110, 210:
C135, 139, 235, 239:
8 Semiconductiva Cera Cap
C12, 4, 8, 7, 11, 12, 14, 15, 19, 21-23, 27-29, 31-38, 40-42, 45, 54, 56, 64, 65, 70, 71, 80-83, 86, 117, 118, 217, 218:
9 Coil
L1-6:
10 Metal Film Resistor
R14:
R15:
R16:
11 Metal Oxide Film Resistor
R6:
R67, 85, 86:
12 Resistor Array
RA1:
RA2-8:
13 Solid Resistor
R17:
14 IC
IC2:

- AD (VPB18500) XLB7980
- 0.0100 50V J (UA354100)
1500P 50V J (UA353150)
1000P 50V J (UA353100)
- 1200P 50V J (UA353120)
5100P 50V J (UA353510)
7500P 50V J (UA353750)
3300P 50V J (UA353330)
8200P 50V J (UA353820)
470P 50V J (UA352470)
- 220P 50V G (FT562220)
270P 50V K (FG612270)
- 88P 50V J (FG651680)
33P 50V J (FG651330)
15P 50V J (VK662900)
- 10.00 35.0V (UJ857100)
470.00 10.0V (UJ828470)
220.00 10.0V (UJ828220)
33.00 16.0V (UJ837330)
220.00 25.0V (UJ848220)
- 33.00 16.0V (UK837330)
10.00 16.0V (UK837100)
100.00 16.0V (UK838100)
- 0 1000 16V M (VH740700)
- FL5R200DNT 20uH (VB835000)
- 910.0 1/4 F (VB065000)
15K 1/4 F (VB065900)
2.4K 1/4 F (VB066400)
- 180.0 2W J (VC773900)
150.0 2W J (VC773700)
- RGLD4X103J (VE443500)
RGLD8X103J (VE445200)
- 10.0M 1/4 K (HI209990)
- HO63B03YP-N (XD245A00) CPU
- IC3:
IC4:
IC5:
IC6:
IC8:
IC9:
IC10:
IC11:
IC12:
IC13:
IC14:
IC15, 105, 205:
IC16, 30:
IC17, 19:
IC18:
IC20:
IC21-27:
IC28:
IC29:
IC31:
IC32:
IC33:
IC34:
IC35:
IC36:
IC101, 102, 104, 201, 202, 204:
IC103, 203:
IC106, 206:
15 Slide Switch
SW1-3:
16 Relay
RY101, 201:
17 Phone Jack
JK2, 3:
JK102, 104, 202, 204:
18 Cannon Jack
JK101, 201:
JK103, 203:
19 DIN Jack
JK1:
20 Header Connector
CN9:
21 Base Post Connector
CN1:
CN2:
CN3:
CN4:
CN5:
CN6:
CN7:
CN8:
CN10:
22 Header
CN5:
23 IC Socket
IC3:
24 Battery Holder
B1:
25 EMI Filter
EMI1-4:
26 Quartz Crystal Unit
CL1:
CL2:
CL3:
- (XM249B00) EPROM 1M
KM62256BLP-8 (XL267A00) SRAM 256K
HD63850P (IG147300) ACIA
YSP99 LZ95D59 (XM047A00) GATE ARRAY
SN74HC273N (IR027350) D-FF
SN74HC367N (IR036750) BUS DRIVER
SN74HC245N (IR024550) TRANSCEIVER
YPM6 LZ95D62 (XM048A00) PEAK METER DRIVER
TC74HC123AP (IR012300) MONOFF
M62021L (XH970A00) RESET
NJM2903 (IG031000) COMPARATOR
M5238P R610 (XJ748A00) OP AMP
SN74HC14N (IR001450) INVERTER
YM6104 (XE788A00) DED2
YM3807 (IT380700) MDD
YM6007 (XF164A00) DSP2
MS51464-12NC (XA457A00) ORAM 256K or
MSM41464-10 (XJ601A00) ORAM256K
YSF210 (XK280A00) DIGITAL FILTER
DF1760P (XM414A00) DIGITAL FILTER
AN78N05 (XA507A00) REGULATOR 5V
AN78N05 (XG780A00) REGULATOR 5V
AN78L05 (NSC) (XJ728A00) REGULATOR +5V or
HA178L05 (XL272A00) REGULATOR +5V
NJM79L05A (IG130500) REGULATOR -5V or
AN79L05 (XF611A00) REGULATOR -5V
PCM1760P (XM413A00) ADC
SN74HC04N (IR000450) INVERTER
- RC45580-V (IG001390) OP AMP
NJM45580E (XA772A00) OP AMP
PCM63P (XM412A00) DAC
- SSSF12341A (VP799800) OUT/THRU, +4dB/-20dB
- OC RY12W 12V (KC001900)
- HLJ0544 MONO (LB301800) FOOT SW
- HLJ0544 STEREO (LB302070) INPUT, OUTPUT
- XLM-3-31PCV (VL958600) INPUT
XLM-3-32PCV (VL958700) OUTPUT
- 5P3 YKF51-50 (VK519000) MIQI
- HIF3FC-34PA2 (VH343600) to FP5/5-CN307
- PH-6P TE (VB390200) to FP1/5-CN301
PH-7P TE (VB390300) to PS-CN3
PH-3P TE (VB389900) to FP4/5-CN305
PH-6P TE (VB390200) to PS-CN4
PH-5P TE (VB390100) to LCD Assembly
PH-10P TE (VB390600) to FP3/5-CN304
PH-8P TE (VB390400) to FP2/5-CN302
PH-8P TE (VB390400) to FP3/5-CN303
- AXL214209 14P TE to LCD Assembly
- QICF-32CS-E (VJ532800)
- (VN103600)
- LS MT Y223NB (FZ006970)
- AT51 (VE439600) 6MHz
AF5883CK (VJ551900) 11.2896MHz
AT51 (VE463400) 21.4772MHz

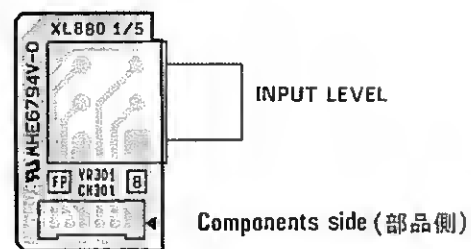
Notes) LITHIUM BATTERY IS NOT INSTALLED ON THE AD CIRCUIT BOARD FOR SERVICING. YOU MUST PUT THE BATTERY, CR2032(VN103500), IN THE HOLDER WHEN YOU REPLACE THE AD CIRCUIT BOARD.

注) リチウム電池は、A Oシートの構成部品ではありません。A Oシートを交換する際は、リチウム電池CR2032(VN103500)を取り付けて下さい。

CL1 installation (CL1 の取り付け)



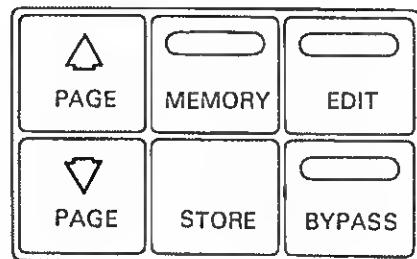
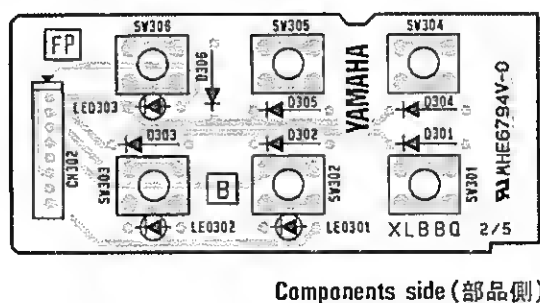
● FP 1/5 Circuit Board



Notes

- Circuit Board : FP1/5 (NX812080) XL88080
 1 Variable Resistor VR301: A10 0K RK181222 (VP799700)
 2 Base Post Connect CN301: PH-6P TE (VB390200) to AD-CN 1

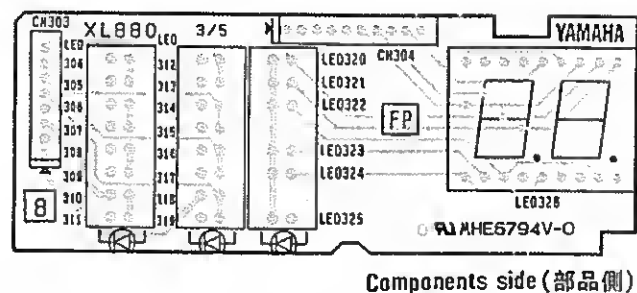
● FP 2/5 Circuit Board



Notes

- Circuit Board : FP2/5 (NX812090) XL88080
 1 Push Switch SW301-306: EVQ-QSL04M (VB799000)
 2 Diode D301-306: 1SS133, 1SS176 (VB941200)
 3 LED LED301-303: GL1HD212 RE (VG149600)
 4 Connector Assembly CN302: SAN&PH 8P 100L to AD-CN 8

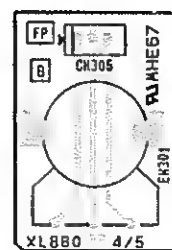
● FP 3/5 Circuit Board



Notes

- Circuit Board : FP3/5 (NX812100) XL88080
 1 LED Display LED304-319: SX-25J (VA039100)
 LED320-325: SX-25AS (VP987600)
 LED326: LN526RK (VD118900)
 2 Connector Assembly CN303: SAN&PH 8P 200L to AD-CN10
 CN304: SAN&PH 10P 180L to AD-CN 7

● FP 4/5 Circuit Board



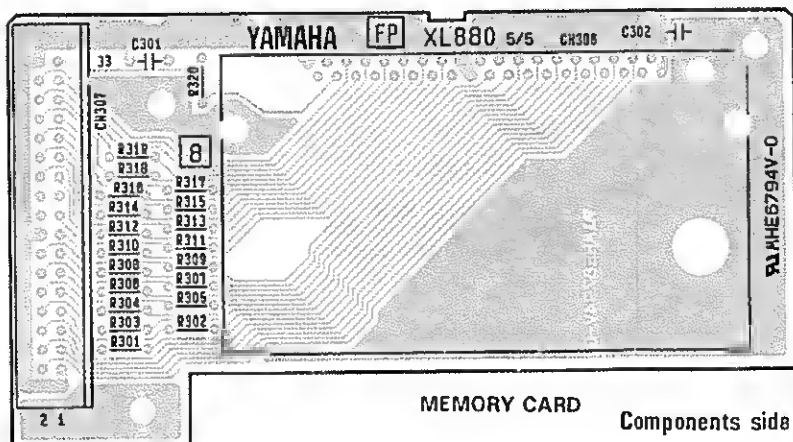
DATA ENTRY

Components side (部品側)

Notes

- Circuit Board : FP4/5 (NX812110) XL88080
 1 Rotary Encoder EN301: EVO W05 F25248 (VO309700)
 2 Connector Assembly CN305: SAN&PH 3P 60L to AD-CN 3

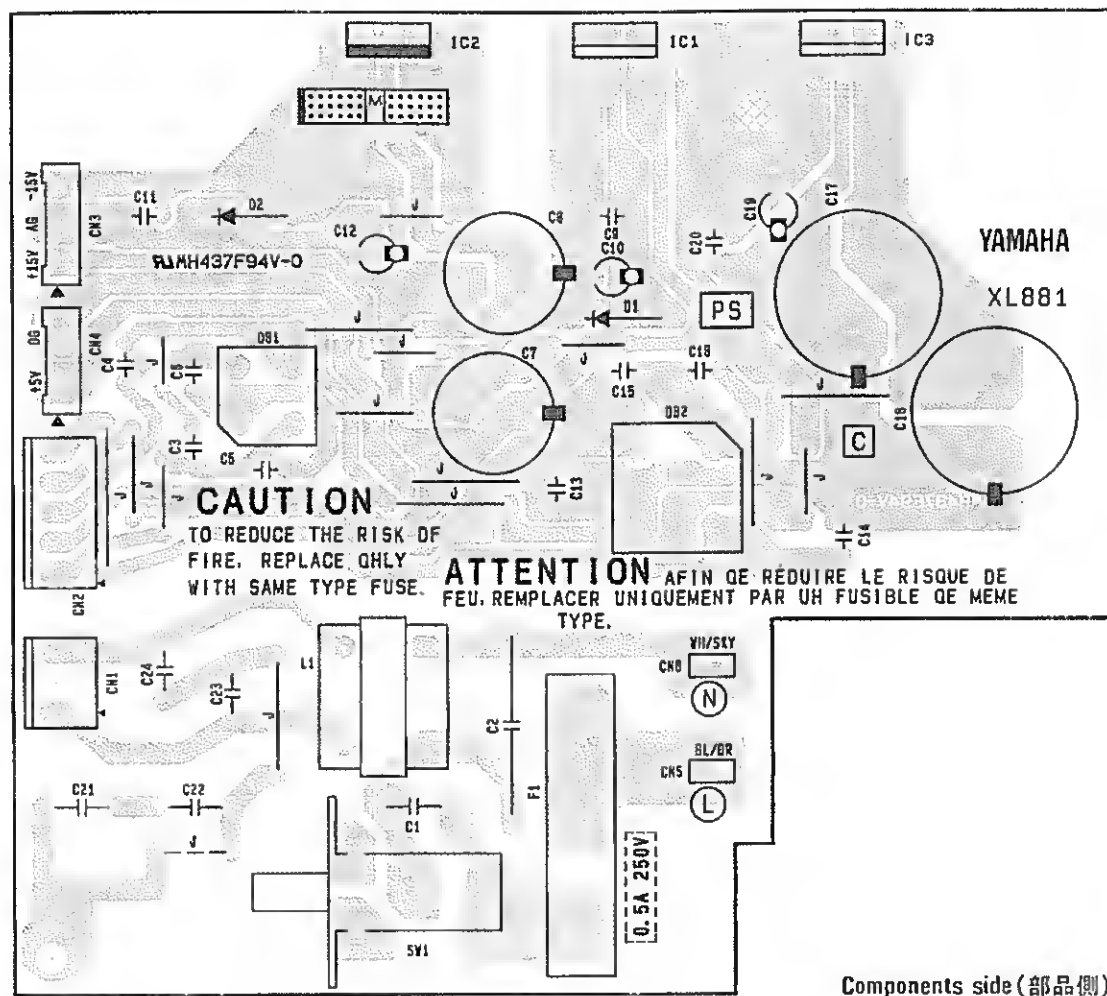
● FP 5/5 Circuit Board



MEMORY CARD

Components side (部品側)

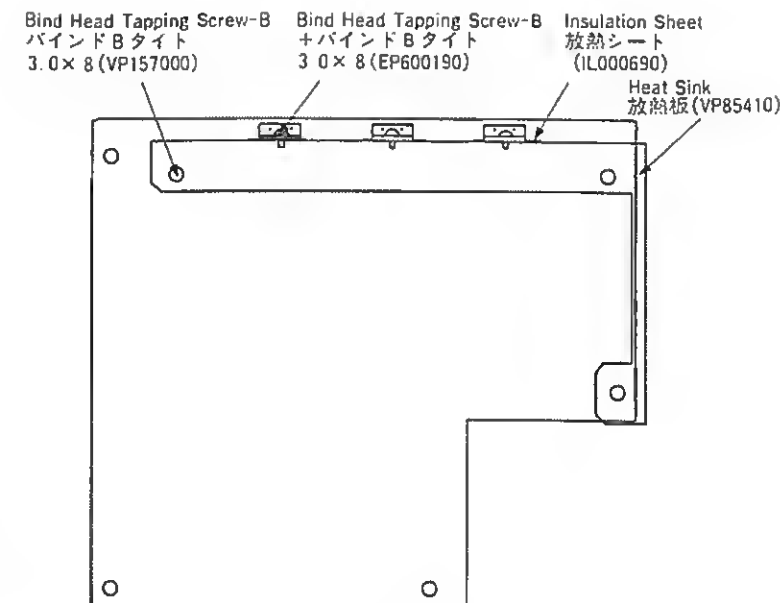
● PS Circuit Board



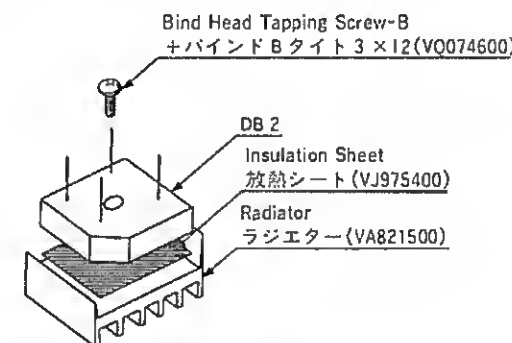
Components side (部品側)

Notes

- Circuit Board : FP5/5 (NX812120) XL88080
 1 Semiconductor Cera Cap C301: 0 1000 16V M (VH740700)
 2 Connector, IC Card CN306: IC3A-38PS-1 27D (VF821100) MEMORY CARD
 3 Header, Connector CN307: HIF3FC-34PA2 (VH343800) to AD-CN 9
 4 Monolithic Cera Cap C302: 1 500 25V Z (FZ005610)



● DB2 installation (DB 2 の取り付け)



Notes

- Circuit Board : PS (VP818700) XL881C0 (J)
 PS (VQ153200) XL881C0 (U,V,C)
 PS (VQ153300) XL881C0 (H,W,B)
 1 Mylar Cap C 9,11,20: 0 1500 50V J (UA355150)
 2 Ceramic Cap-8 C 3-6,13-16: 4700P 50V K (FG413470)
 3 Electrolytic Cap C 7,8: 2200 35.0V (VG581600)
 C10,12,19: 10.00 50.0V (UJ867100)
 C17,18: 8200 18.0V (VP825200)
 4 Ceramic Cap C 1: 0 010 400V (FI384100)
 C 2: 0.1U (FR203100)
 C21,22: 4700P 400V (FI383470) H,W,B only
 C23,24: 2200P 400V (FI383220)
 5 Coil L 1: PLA3021A 3mH (GD900760)
 6 Push Switch SW 1: ES8-8236V (VF576000)
 7 Fuse F 1: T500mA 250V (KB000310) J
 F 1: T500mA 250V (KB001150) U,V,C
 F 1: T500mA 250V (KB000710) H,W,B
 8 Terminal CN 5,6: (VA855400) to AC Cord
 9 Base Post Connector CN 1: VH-3P TE (L8932030) to P.T. Primary
 CN 2: VH-6P TE (L8932050) to P.T. Secondary
 CN 3: PH-7P TE (VB390300) to AD-CN 2
 CN 4: PH-6P TE (VB390200) to AD-CN 4
 10 Diode D 1,2: 11ES4 (VB481900)
 11 Diode Stack D8 1: S2V820 200V (IH001120)
 D8 2: S4V820 12.5mm (VP825100)
 12 IC IC 1: AN7815F (XB449A00) REGULATOR +15V or
 NJM7815FA (XD853A00) REGULATR +15V
 IC 2: AN7915F (X8450A00) REGULATOR -15V or
 NJM7915FA (XD854A00) REGULATOR -15V
 IC 3: NJM7805FA (XC719A00) REGULATOR +5V or
 AN7805F (XD338A00) REGULATOR +5V

■TEST PROGRAM

A. TEST ITEMS

TEST 1: LCD DISPLAY OPERATION CHECK
 TEST 2: LED LIGHTING CHECK
 TEST 3: SWITCH OPERATION CHECK
 TEST 4: REAR FOOT SWITCH CHECK
 TEST 5: RAM CARD CHECK
 TEST 6: ROTARY ENCODER CHECK
 TEST 7: MIDI INPUT/OUTPUT CHECK
 TEST 8: USER RAM INITIAL SETTINGS
 TEST 9: RETURN FROM TEST PROGRAM TO
 NORMAL OPERATION
 TEST10: PRE DEQ CHECK
 TEST11: POS DEQ CHECK
 TEST12: DSP2-LSI CHECK
 TEST13: DSP2 TRIGGER CHECK
 TEST14: D-RAM CHECK
 TEST15: AD CIRCUIT BOARD CHECK

B. PREPARATION

1. Connect MIDI IN and MIDI OUT with a MIDI cable.
2. Connect the FOOT switch to the TRIGGER jack and the BYPASS jack.
3. Insert YAMAHA MCD32 (RAM card 32K) into the front panel slot.
 Turn the card's write protect switch off.

C. STARTING THE TEST PROGRAM

While pressing the PAGE ↑ key, MEMORY key and EDIT key, turn on the POWER switch.
 After starting the test program, the DEQ and DSP circuits output only direct signals to OUTPUT L,R.
 When the test program is started, an LSI control circuit check, a ROM page check, and a battery check are automatically performed, and the results are displayed as follows.

1. When normal:

DIAG. V1.0 TEST INITIAL OK

2. When the LSI control circuit is faulty:

DIAG. V1.0 TEST ACIA NG

3. When ROM page is faulty:

DIAG V1.0 TEST PAGE NG

4. When battery is faulty:

DIAG. V1.0 TEST BATTERY NG

(The S-RAM check is performed when the power is on during normal operation.)

- * Display when faulty during normal operation

In a case where the power is turned on during normal operation, when the battery is not in the battery socket or when the voltage is low, the following display appears.

***** WARNING ***** BATTERY ERROR

In a case where the power has been cut during use of the RAM card, when the card is removed and power is supplied, the following display appears.

***** WARNING ***** NO RAM CARD

When used in a condition where the battery voltage has dropped, the internal RAM data will be erased. In such a case, one of the following displays will appear.

***** WARNING ***** MEMORY DATA ERROR
--

***** WARNING ***** MEMORY NO. ERROR

D. PROCEEDING THROUGH THE TESTS

Through the PAGE ↑ key and the PAGE ↓ key, the desired test number is displayed on the memory LED, and the test is implemented by pressing the first key on the right below the LCD.

When Test 9 is implemented after Test 1 through Test 8 have all been completed, it returns to normal operation. In the case where the checks through Test 8 have not been completed, "CHECK NOT END" is displayed on the LCD. Moreover, when Test 99 is implemented, it returns to normal operation even when there are unimplemented tests.

E. "OK" or "NG" RESPONSE

"OK" or "NG" will be displayed on the LCD.

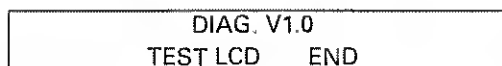
TEST 1. LCD DISPLAY CHECK

Checks the operation of the LCD display

The LCD display changes to the following.



The ■ marks appear, and the display blinks three times.

**CHECKING METHOD**

Check by sight.

TEST 2. LED LIGHTING CHECK

Checks to see that all of the LEDs light

- (1) The memory LEDs light in the order of 00, 11, 22
- (2) PRESET, USER, CARD, STEREO, MONO and MIDI light in succession.
- (3) The LEDs inside the keys light in succession.
- (4) All LEDs light. (Except for the level meter LED)
- (5) The LEDs go out, and the memory LED displays 2 and stops.

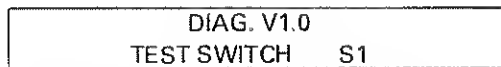
CHECKING METHOD

Check by sight.

TEST 3. SWITCH OPERATION CHECK

Checks whether or not normal receiving is obtained by pressing the KEY PAD switch

- (1) The following display appears on the LCD.



- (2) When the first key on the left below the LCD is pressed, the blinking "S1" becomes "S2".
- (3) When the second key from the left below the LCD is pressed, the blinking "S2" becomes "S3".

Thereafter, in the same way, if the third, fourth, fifth and sixth keys, and the PAGE ↑, PAGE ↓, MEMORY, STORE, EDIT AND BYPASS keys are pressed in succession and they are OK, the following display appears.



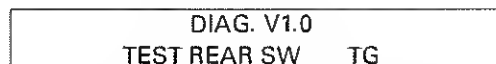
When a mistake has been made in the pressing order, the display will stand by in its present mode until the correct key is pressed.

Press the BYPASS key if would like to quit during the test.

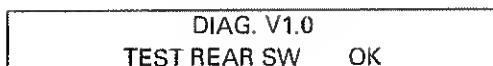
TEST 4. REAR FOOT SWITCH CHECK

Checks to see that the REAR FOOT switch is operating normally

- (1) The following display appears on the LCD.



- (2) "TG" is blinking, so when the FOOT switch which is connected to the TRIGGER jack is turned on, "BP" begins to blink. When the FOOT switch which is connected to the BYPASS jack is turned on, the following display appears.

**TEST 5. RAM CARD CHECK**

Checks to see that the exchange of data with the card is correct

Check according to the following procedures.

- (1) When it is possible to write to and read from the card, the following display appears.



- (2) Remove the card. If OK, the following display appears.



- (3) Turn the card's protect switch on, and insert the card once more. If OK, the following display appears.



When a procedural error has been made, the result will be "NG," so you will need to restart and do it over again.

Also, when writing to and reading from the card is not possible in step (1), the following display appears on the LCD.



TEST 6. ROTARY ENCODER CHECK

Checks to see that correct rotary encoder data is being sent

- (1) Rotate the encoder one revolution or more to the right (clockwise). If OK, the following display appears.

DIAG. V1.0 TEST R-ENC R OK

- (2) Rotate the encoder one revolution or more to the left (counterclockwise). If OK, the following display appears.

DIAG. V1.0 TEST R-ENC OK

TEST 7. MIDI INPUT/OUTPUT CHECK

The MIDI IN and MIDI OUT signal systems are automatically checked.

Note: Set the MIDI switch on the MIDI OUT side. Connect MIDI IN and MIDI OUT with a MIDI cable.

- (1) When OK, the following display appears.

DIAG. V1.0 TEST MIDI OK

- (2) When the signals which have been output to MIDI OUT do not return to the CPU through MIDI IN, or when the signals return but are not normal, the following display appears.

DIAG. V1.0 TEST MIDI NG

TEST 8. USER RAM INITIAL SETTINGS

Copies the factory preset values to user RAM and performs the other initial settings

- (1) The following display appears on the LCD.

DIAG. V1.0 RAM INITIAL. ?

- (2) Press the STORE key.
- (3) The following display appears on the LCD, and initial setting is completed.

DIAG. V1.0 RAM INITIAL. OK

TEST 9. RETURN FROM TEST PROGRAM TO NORMAL OPERATION

Used when you have performed the checks in test 1 through 8, and you would like to return to normal operation.

If the checks in test 1 through 8 have been performed, it will return to normal operation.

If the checks have not been completed, "CHECK NOT END" will appear on the LCD.

TEST 10. PRE DEQ CHECK

Generates a sine wave from PRE DEQ (IC19) inside the AD circuit board, and determines whether LSI is normal

- (1) A sine wave of approximately 960 Hz, $+13 \pm 1.5$ dBm is output to the OUTPUT terminals (L,R).
- (2) The following display appears on the LCD.

DIAG. V1.0 TEST PRE DEQ

TEST 11. POS DEQ CHECK

Generates a sine wave from POS DEQ (IC17), and determines whether LSI is normal

- (1) A sine wave of approximately 960 Hz, $+13 \pm 1.5$ dBm is output to the OUTPUT terminals (L,R).
- (2) The following display appears on the LCD.

DIAG. V1.0 TEST POS DEQ

TEST 12. DSP2-LSI CHECK

Generates a sine wave from DSP2, and determines whether LSI is correct

- (1) A sine wave of approximately 960 Hz, $+13 \pm 1.5$ dBm is output to the OUTPUT terminals (L,R).
- (2) The following display appears on the LCD.

DIAG. V1.0 TEST DSP2

TEST 13. DSP2 TRIGGER CHECK

Checks to see that the output of the DSP2 TRGO terminal can be handled by the CPU

In this way, a determination can be made as to whether the threshold data during the effect of the gate system and the intelligent system can be read by the CPU.

- (1) When the data has been read correctly, the following display appears.

DIAG. V1.0 TEST TRGO OK

- (2) When the data has not been read, the following display appears.

DIAG. V1.0 TEST TRGO NG

TEST 14. D-RAM CHECK

Discovers defective areas of the DSP D-RAM, and reports the defective bits

- (1) The following display appears on the LCD.

DIAG. V1.0 TEST D-RAM

- (2) When D-RAM is normal, the following display appears on the LCD.

DIAG. V1.0 TEST D-RAM OK

- (3) When D-RAM is defective, figures which correspond to the D0-D27 terminal nos. of DSP2 (IC29) appear on the LCD.

Refer to the following table to find the defective IC.

Example of display when defective:

DIAG. V1.0 TEST D-RAM D12

Display when defective and corresponding IC No. table:

Display	Defective IC
D00 - D03	IC21
D04 - D07	IC22
D08 - D11	IC23
D12 - D15	IC24
D16 - D19	IC25
D20 - D23	IC26
D24 - D27	IC27

TEST 15. AD CIRCUIT BOARD CHECK

This test is utilized by the factory and it is not intended for field service use.

■テストプログラム

A テスト項目

- テスト 1: LCD表示器の動作チェック
- テスト 2: LEDの点灯チェック
- テスト 3: スイッチの動作チェック
- テスト 4: REAR FOOTスイッチチェック
- テスト 5: RAM CARDチェック
- テスト 6: ロータリーエンコーダチェック
- テスト 7: MIDI入出力チェック
- テスト 8: ユーザーRAM、その他の初期設定
- テスト 9: テストプログラムから通常動作へ戻る
- テスト10: PRE DEQチェック
- テスト11: POS DEQチェック
- テスト12: DSP2-LSIチェック
- テスト13: DSP2トリガチェック
- テスト14: D-RAMチェック
- テスト15: ADシートチェック

B 準備

1. MIDI INとMIDI OUTをMIDIケーブルで接続します。
2. リアパネルのTRIGGERジャックとBYPASSジャックにフットスイッチを接続します。
3. フロントパネルのスロットにYAMAHA MCD 32 (RAMカード 32K) を差し込みます。
カードのライトプロテクトスイッチはOFFにします。

C テストプログラムの起動

PAGE↑キーとMEMORYキーとEDITキーを押しながら、パワースイッチをONします。

テストプログラム起動後、DEQ、DSP回路はダイレクト信号のみをOUTPUT L,Rに出力します。

テストプログラム起動時に、LSIの制御回線のチェック、ROMページチェック、バッテリーチェックを自動的に行い、結果を以下のように表示します。

1. 正常なとき

DIAG V1.0 TEST INITIAL OK

2. LSIの制御回線が異常なとき

DIAG V1.0 TEST ACIA NG

3. ROMページが異常なとき

DIAG V1.0 TEST PAGE NG

4. バッテリーが異常なとき

DIAG V1.0 TEST BATTERY NG

(S-RAMのチェックは通常動作時のPOWER ON時に行います。)

*通常動作時の異常時表示

通常動作でPOWER ONした場合、バッテリーがバッテリーソケットに無い場合か、電圧が低い場合は次の表示になります。

***** WARNING ***** BATTERY ERROR

RAMカードを使用中に電源を切り、カードを抜いて電源を入れると次の表示になります。

***** WARNING ***** NO RAM CARD

バッテリー電圧が下がってそのまま使用していると、内部RAMのデータが消えてしまいます。
その場合、次のいずれかの表示になります。

***** WARNING ***** MEMORY DATA ERROR
--

***** WARNING ***** MEMORY NO. ERROR

D テストの進め方

PAGE↑キーとPAGE↓キーにより希望のテストナンバーをメモリーLEDに表示させLCD下の一番右のキーを押して実行します。

テスト1からテスト8を全て終了後にテスト9を実行すると、通常動作に戻ります。テスト8までチェックが終了していない場合は、LCDに“CHECK NOT END”と表示されます。

また、テスト99を実行すると、未実行のテストがあっても通常動作に戻ります。

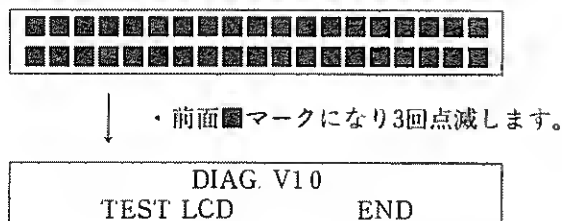
E “OK” または “NG” の応答

LCD表示に“OK” または “NG” の表示がでます。

テスト 1 LCD表示器のチェック

LCD表示器の動作確認をします。

LCDの表示が次のように変化します。



チェック方法

目視により確認します。

テスト 2 LED点灯チェック

LEDが全て点灯するか否かをチェックします。

- (1)メモリーLEDが、00、11、22と順次点灯します。
- (2)PRESET、USER、CARD、STEREO、MONO、MIDIが順次点灯します。
- (3)キー内のLEDが順次点灯します。
- (4)全LEDが点灯します。(レベルメータ用LEDは除く)
- (5)LEDが消灯し、メモリーLEDが2を表示して停止します。

チェック方法

目視により確認します。

テスト 3 スイッチの動作チェック

KEY PADのスイッチが押されることにより、正常に受けられるかどうかをチェックします。

- (1)LCDに次の表示がでます。

DIAG V1.0
TEST SWITCH S1

- (2)LCD下の一番左のキーを押すと“S1”のブリンクが“S2”になります。
- (3)LCD下の左から2番目のキーを押すと、“S2”のブリンクが“S3”になります。

以下、同様に3番目、4番目、5番目、6番目、PAGE↑、PAGE↓、MEMORY、STORE、EDIT、BYPASSと順に押し、OKの時は次の表示になります。

DIAG V1.0
TEST SWITCH OK

押す順番を間違えた時は、正しいキーを押すまで表示がその状態で待機します。

途中で終了したい時は、BYPASSキーを押します。

テスト 4 REAR FOOTスイッチチェック

REAR FOOTスイッチが正常に動作するかどうかをチェックします。

- (1)LCDに次の表示がでます。

DIAG V1.0
TEST REAR SW TG

- (2)“TG”がブリンクしているのを、TRIGGERジャックに接続したフットスイッチをONすると、ブリンクが“BP”になります。BYPASSジャックに接続したフットスイッチをONすると、次の表示になります。

DIAG V1.0
TEST REAR SW OK

テスト 5 RAM CARDチェック

CARDとのデータのやりとりが正しくできるかチェックします。

次の手順でチェックします。

- (1)カードに書き込み、読み出しができた場合、次の表示がでます。

DIAG V1.0
TEST CARD W/R

- (2)カードを抜きます。OKの場合、次の表示がでます。

DIAG V1.0
TEST CARD NON

- (3)カードのプロテクトスイッチをONにしてもう一度差し込みます。OKの場合、次の表示がでます。

DIAG V1.0
TEST CARD PRO

手順を間違えた時は“NG”となるので、再起動してやり直します。

また、(1)でカードに書き込み、読み出しができない場合、LCDに次の表示がでます。

DIAG V1.0
TEST CARD NG

テスト 6 ロータリーエンコーダチェック

正しいロータリーエンコーダデータが送られているかチェックします。

- (1)右方向 (時計回り) にエンコーダを1回転以上させます。
OKの時は次の表示がでます。

DIAG V1.0 TEST R-ENC R OK

- (2)左方向 (反時計回り) にエンコーダを1回転以上させます。OKの時は次の表示がでます。

DIAG V1.0 TEST R-ENC OK

テスト 7 MIDI入出力チェック

MIDI IN及び、MIDI OUTの信号系を自動でチェックします。

注) MIDIスイッチは、MIDI OUT側にしておきます。
MIDI INとMIDI OUTをMIDIケーブルで接続しておきます。

- (1)OKの時は、次の表示がでます。

DIAG V1.0 TEST MIDI OK

- (2)MIDI OUTに出力した信号が、MIDI INを経由してCPUに戻ってこない時、または、信号は戻ってくるが正常でない時は次の表示がでます。

DIAG V1.0 TEST MIDI NG

テスト 8 ユーザーRAMの初期設定

ユーザーRAMにファクトリープリセット値をコピーし、その他、初期設定をします。

- (1)LCDに次の表示がでます。

DIAG V1.0 RAM INITIAL. ?

- (2)STOREキーを押します。
(3)LCDに次の表示がでて、初期設定を終了します。

DIAG V1.0 RAM INITIAL. OK

テスト 9 テストプログラムから通常動作へ戻る
テスト1から8までチェックして、通常動作に戻りたい時に使用します。

テスト1から8までチェックしてあれば、通常動作に戻ります。

チェックが終了していない場合は、LCDに“CHECK NOT END”と表示します。

テスト10 PRE DEQテスト

ADシート内PRE DEQ (IC19) から正弦波を発振させて、LSIが正常かどうかを判断します。

- (1)約960Hz + 13 ± 1.5dBmの正弦波をOUTPUT端子(L,R)に出力します。

- (2)LCDに次の表示がでます。

DIAG V1.0 TEST PRE DEQ

テスト11 POS DEQのチェック

POS DEQ (IC17) から正弦波を発振させて、LSIが正常かどうかを判断します。

- (1)約960Hz、+13 ± 1.5dBmの正弦波をOUTPUT端子(L,R)に出力します。

- (2)LCDに次の表示がでます。

DIAG V1.0 TEST POS DEQ

テスト12 DSP2-LSIのチェック

DSP2から正弦波を発振させて、LSIが正常かどうかを判断します。

- (1)約960Hz、+13 ± 1.5dBmの正弦波をOUTPUT端子(L,R)に出力します。

- (2)LCDに次の表示がでます。

DIAG V1.0 TEST DSP2

テスト13 DSP2トリガチェック

DSP2のTRGO端子の出力をCPUが取り組むことができるかを調べます。

これによりゲート系とインテリジェント系のエフェクト時のスレッシュホルドのデータをCPUで読めるかが判断できます。

(1)データが正しく読み込まれた時は次の表示がでます。

DIAG V1.0		
TEST TRG0	OK	

(2)データが読み込めなかった時は次の表示がでます。

DIAG V1.0		
TEST TRG0	NG	

テスト14 D-RAMチェック

DSP用D-RAMの不良箇所を見つけ、不良ビットを知らせます。

(1)LCDに次の表示をします。

DIAG V1.0		
TEST D-RAM		

(2)D-RAMが正常な時は、LCDに次の表示がでます。

DIAG V1.0		
TEST D-RAM	OK	

(3)D-RAMが不良の時は、LCDにDSP2 (IC29) のD0～D27端子No.に相当する数値を表示します。
下表を参照して不良ICを見つけます。

不良の場合の表示例

DIAG V1.0		
TEST D-RAM	D12	

不良の場合の表示とIC No.の対応表

表示	不良IC
D00-D03	IC21
D04-D07	IC22
D08-D11	IC23
D12-D15	IC24
D16-D19	IC25
D20-D23	IC26
D24-D27	IC27

テスト15 ADシートチェック

本テストは、工場出荷検査用のため、ここでは実行しません。

■CHECKS & ADJUSTMENTS

1. Preparation

1-1 Preparation of the Main Unit

- (1) Input level ... MAX (both L,R)
- (2) Level switching switch ... +4 dB side
- (3) MIDI switch ... OUT side
- (4) A 600 ohms load resistor to the 2 pin and 3 pin of the OUTPUT XLR (L,R) terminals.

1-2 Preparation of the Measuring Instrument

- (1) The distortion measuring instrument uses an 80 kHz, -6 dB/oct filter
- (2) When measuring the noise level, a 12.7 kHz, -6 dB/oct filter is used.
- (3) The output impedance of the oscillator is 600 ohms or less.
- (4) The input impedance of the measuring instrument is 1 megohm or less.

2. Gain

When a 1 kHz, -10 dBm signal is added from INPUT L,R, the OUTPUT L,R level is within 0 ± 1.0 dBm.

Moreover, when the level switching switch is set to the -20dB side for both the input and output, and the input level is set to -20 dBm, the OUTPUT L,R level is within -10 ± 1 dBm.

After inspection, the level switching switch is returned to the +4 dBm side for both the input and the output.

3. Frequency response

When a -10 dBm signal is input from INPUT L,R, the OUTPUT L,R frequency response is set within the ranges in the following table, with 1 kHz as the standard.

20 Hz~20 kHz	± 0.5 dB
24 kHz	-10 dB or less

4. Distortion

When a -1 kHz, +7.5 dBm signal is added from INPUT L, R, the OUTPUT L,R distortion is within 0.005%.

5. Maximum Output

When a 1 kHz signal has been input to INPUT L,R and has gradually increased, a +18.0 dBm signal is obtained at OUTPUT L,R within a distortion of 3%.

Also, when a signal is added to INPUT R only, the OUTPUT L output signal becomes -50 dBm or less. For OUTPUT R as well, the same results are obtained.

6. Noise Level

The output noise level is -82 dBm or less when there is a short at 2 pin~3 pin of INPUT XLR L,R at 150 ohms.

7. Muting Circuit

The mute release time when the power is turned from off to on is 3 seconds ± 1 second.

When the power is turned from on to off, there is no click noise or other noise.

8. Source Voltage Check

Checks that the source voltage is within the following ranges: $+5V \pm 0.2V$, $+15V \pm 0.6V$, $-15V \pm 0.6V$

9. Level Meter Check

When the output level is set to +19 dBm, all of the level meter LEDs light

The clipper goes out at an output level of +16 dBm, and the LEDs go out in succession from the top each time the input level drops by -6 dB.

10. Adjustment

10-1 Clipping Level Adjustment

Turn VR102,202 fully to the left.

When 1 kHz, +8 dBm is input from the L-ch input (JK101), VR101 is adjusted so that the output wave form of the L-ch output (JK103) is just before clipping.

VR201 is adjusted in the same way for R-ch.

10-2 Gain Adjustment

Under the conditions in 10-1, VR102 is adjusted so that the L-ch output waveform becomes +18.0 dBm ± 0.3 dBm.

VR202 is adjusted in the same way for R-ch.

In the same way, input signals from JK102,202, and confirm that signals are output from JK104,204 at the same level.

■ 検査と調整

1. 準備

1-1 本体の準備

フロント及びリアパネルのボリューム、スイッチ類は、特に指定のない限り下記の状態とする。

フロントパネル

・ INPUT LEVEL ... MAX (L, R共)

リアパネル

・ レベル切り替えスイッチ ... +4dB側

・ MIDIスイッチ ... OUT側

OUTPUT XLR (L, R) 端子2ピン-3ピン間に600Ωを負荷すること。

1-2 測定器の準備

- (1)歪率測定器は、80kHz、-6dB/octのフィルターを使用すること。
- (2)ノイズレベル測定時は、12.7kHz、-6dB/octのフィルターを使用すること。
- (3)発振器の出力インピーダンスは、600Ω以下のこと。
- (4)測定器の入力インピーダンスは、1MΩ以下のこと。

2. 利得

INPUT L, Rより1kHz、-10dBmの信号を加えた時、OUTPUT L, Rのレベルは0±1.0dBm以内のこと。

また、レベル切り替えスイッチを、入力、出力共-20dB側にし、入力レベルを-20dBmにした時は、OUTPUT L, Rのレベルは-10±1dBm以内のこと。

検査後は、レベル切り替えスイッチを、入力、出力共+4dB側に戻しておくこと。

3. 周波数特性

INPUT L, Rより-10dBmの信号を入力した時、OUTPUT L, Rの周波数特性は、1kHzを基準として下記の範囲以内のこと。

20Hz~20kHz	±0.5dB
24kHz	-10dB以下

4. 歪率

INPUT L, Rより1kHz、+7.5dBmの信号を加えた時、OUTPUT L, Rの歪率は0.005%以下のこと。

5. 最大出力

INPUT L, Rに1kHzの信号を入力し徐々に大きくしていった時、OUTPUT L, Rには+18.0dBmの信号が歪率3%以内で得られること。

また、INPUT Rのみに信号を加えた時、OUTPUT Lの出力信号が-50dBm以下になること。OUTPUT Rについても、同様の結果が得られること。

6. ノイズレベル

INPUT XLR L, Rの2ピン-3ピンを150Ωでショートした時の出力のノイズレベルは-82dBm以下であること。

7. ミューティング回路

パワー-OFFからONした時のミュート解除時間は3秒±1秒のこと。

パワー-ONからOFFにした時、クリックノイズ等が出ないこと。

8. 電源電圧チェック

電源電圧が次の範囲に入っていることをチェックすること。

+5V±0.2V, +15V±0.6V, -15V±0.6V

9. レベルメータチェック

出力レベルを+19dBmにした時に全てのレベルメータLEDが点灯すること。

出力レベルが+16dBmでクリップが消灯し、入力レベルを-6dB下げることによりLEDが上から順に消灯すること。

10. 調整

10-1 クリップレベルの調整

VR102, 202を左いっぱいに戻しておく。

L-ch入力 (JK101) より1kHz、+8dBmを入力した時、L-ch出力 (JK103) の出力波形がクリップ直前になるようにVR101を調整する。

R-chについても同様にVR201を調整する。

10-2 ゲインの調整

10-1の状態、L-ch出力波形が+18.0dBm±0.3dBmになるようにVR102を調整する。

R-chについても同様にVR202を調整する。

同様にJK102, 202より信号を入力して、JK104, 204から信号が同レベルで出力されることを確認する。

■RAM INITIALIZE

The initialize method is according to either 1. or 2. below.

1. While pressing the PAGE key, the STORE key and the BYPASS key, turn the POWER switch on.

Note: User data will be erased. Please store the data before implementing.

2. While pressing the PAGE key, the MEMORY key and the EDIT key, turn the POWER switch on, start the test program, and implement test 8.

Note: Test 8 is RAM Initialize.

When this is implemented, the user data will be erased. It is necessary to store the data before

■RAMイニシャライズ

イニシャライズの方法は次の1.か2.のいずれかによります。

1. PAGE↓キーとSTOREキーとBYPASSキーを押しながら、パワースイッチをONします。

注) ユーザーデータは消滅します。実施前にデータ保管願います。

2. PAGE↑キーとMEMORYキーとEDITキーを押しながらパワースイッチをONし、テストプログラムを起動させ、テスト8を実行します。

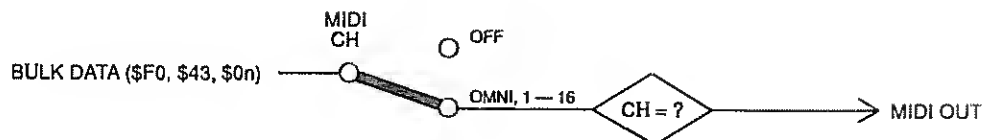
注) テスト8はRAMイニシャライズです。実行するとユーザーデータは消滅します。実施前にデータ保管が必要です。

■ERROR MESSAGES(エラーメッセージ)

MEMORY LED	LCD
E1	Internal RAM Error
E2	External RAM Error
E3	ROM Page Change Error
E4	ACIA or DSP Error
	WARNING LOW BATTERY

MIDI DATA FORMAT

1. Transmission Conditions



2. Transmission Data

2-1 System Information

1) System Exclusive Messages

① Memory Bulk Data

When a MEMORY BULK OUT operation is performed or when a MEMORY BULK DUMP REQUEST message is received by the SPX990, the data is transmitted on the MIDI channel specified for the currently selected BANK. Data is transmitted from the User memory U01 to U00 in the format below if the memory number is set at "All".

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH)
BYTE COUNT	00000010 (02H)
BYTE COUNT	00110100 (34H)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01001101 (4DH) "M"
MEMORY	0mmmmmm m= 1 (User Memory No.U01) - 100 (User Memory No.U00)
DATA	0ddddd <div style="border: 1px solid black; width: 100px; height: 20px; display: inline-block;"></div> 298 BYTE
	0ddddd <div style="border: 1px solid black; width: 100px; height: 20px; display: inline-block;"></div>
CHECK SUM	0cecece
EOX	11110111 (F7H)

② Bank Program Change Table Bulk Data

When a BANK PROGRAM CHANGE TABLE BULK OUT operation is performed or when a BANK PROGRAM CHANGE TABLE BULK DUMP REQUEST message is received by the SPX990, data is transmitted on the MIDI channel specified for the currently selected BANK. Data is transmitted from Bank A to D in the format below if the bank number is set at "All".

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH)
BYTE COUNT	00000010 (02H)
BYTE COUNT	00000101 (0AH)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01010100 (54H) "T"
BANK No.	0zzzzzz z=BANK 1-4 (1=A, 2=B, 3=C, 4=D)
DATA	0ddddd <div style="border: 1px solid black; width: 100px; height: 20px; display: inline-block;"></div> 256 BYTE
	0ddddd <div style="border: 1px solid black; width: 100px; height: 20px; display: inline-block;"></div>
CHECK SUM	0cecece
EOX	11110111 (F7H)

③ System Setup Bulk Data

When a SYSTEM SETUP BULK DUT operation is performed or when a SYSTEM SETUP DATA DUMP REQUEST message is received by the SPX990, data is transmitted on the MIDI channel specified for the currently selected BANK.

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FDRMAT No.	01111110 (7EH)
BYTE CDUNT	00000000 (00H)
BYTE CDUNT	00011110 (1EH)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01010011 (53H) "S"
	00100000 (20H) SPACE
SOFT VERSION #	0vvvvvvv v=1
	0rrrrrrr r=0
DATA	0ddddd
	0ddddd
	18 BYTE
CHECK SUM	0cccccc
EOX	11110111 (F7H)

④ User Scale Bulk Data

When a USER SCALE BULK OUT operation is performed or when a USER SCALE DATA DUMP REQUEST message is received by the SPX990, data is transmitted on the MIDI channel specified for the currently selected BANK. Data is transmitted in User-Scale 1,2 in the format below

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH)
BYTE CDUNT	00000011 (03H)
BYTE CDUNT	00111011 (3BH)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01001001 (49H) "I"
	00100000 (20H) SPACE
DATA	0ddddd
	0ddddd
	72 Byte Mono Pitch
	User Scale 1
	0ddddd
	0ddddd
	72 Byte Mono Pitch
	User Scale 2
	0ddddd
	0ddddd
	72 Byte Dual Pitch
	User Scale 1
	0ddddd
	0ddddd
	72 Byte Dual Pitch
	User Scale 2
	0ddddd
	0ddddd
	72 Byte Triple Pitch
	User Scale 1
	0ddddd
	0ddddd
	72 Byte Triple Pitch
	User Scale 2
CHECK SUM	0cccccc
EOX	11110111 (F7H)

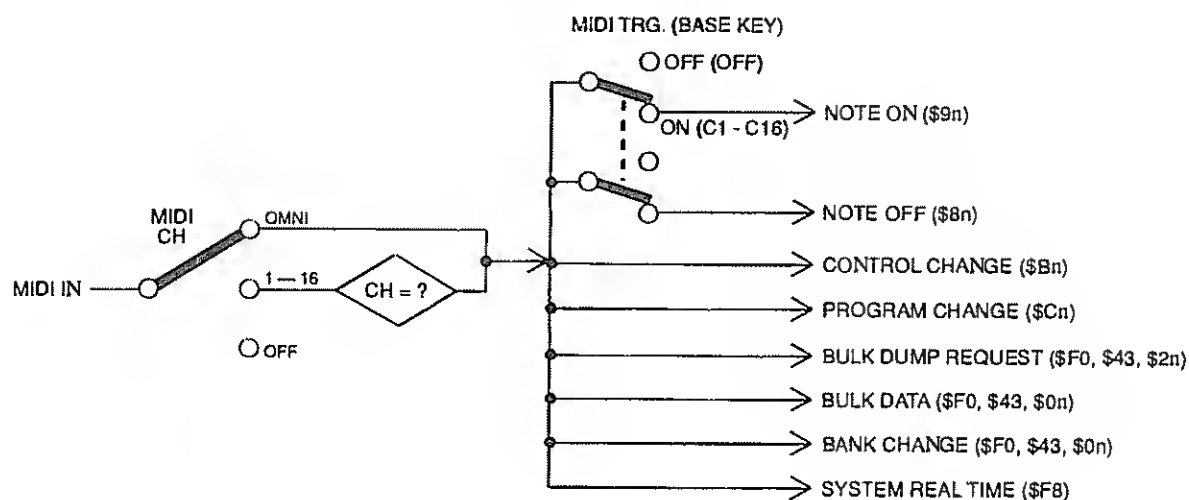
⑤ All Bulk Data

When an ALL BULK DUT operation is performed or when a ALL BULK DUMP REQUEST message is received by the SPX990, data is transmitted on the MIDI channel specified for the currently selected BANK.

All user program data from U01 to U100, all bank program change table A through D and system setup data will be transmitted in this order as follows:

- ① Program of User Memory No U01 to U00
- ② Program Change Table Bank A through D
- ③ System Setup Data
- ④ User-Scale 1,2 Data

3. Reception Conditions



4. Reception Data

4-1 Channel Information

1) Channel Voice Messages

① Note On

Received on the channel specified for the selected bank. When the MidiTrg parameter is set at ON, the main effects of "Reverb", "FiltRev", "EchRoom" and "TrigPan" are triggered. Main effect of MONO PITCH, DUAL PITCH, TRIPLE PITCH and STEREO PITCH programs are received as messages to control pitch variation. The velocity value is ignored here. Data cannot be received when the base key parameter is set at OFF or when the Intelligent Select is at ON.

STATUS	1001nnnn (9nH)	n= 0 (Channel No.1) - 15 (Channel No.16)
NOTE No.	0kkkkkkk	k=0 (C-2) - 127 (G8)
VELOCITY	0vvvvvvv	v=0-127

② Note Off

This message appears during main effect "Freeze" when playback is done and it affects the SPX990 only when the equipment signalling the end NOTE ON message is connected.

STATUS	1000nnnn (8nH)	n= 0 (Channel No.1) - 15 (Channel No.16)
NOTE No.	0kkkkkkk	k=0 (C-2) - 127 (G8)
VELOCITY	0vvvvvvv	v=0 - 127

③ Control Change

Received on the channel specified for the selected bank. When a message is received, the value of the assigned effect parameter is changed according to the control value.

STATUS	1011nnnn (BnH)	n= 0 (Channel No.1) - 15 (Channel No.16)
CONTROL NO	0ccccccc	c=1 - 95
CONTROL VALUE	0vvvvvvv	v=0 - 127

④ Program Change

Received on the MIDI channel specified for the currently selected bank. When a message is received, the corresponding program is called from the program change table of the selected bank.

STATUS	1100nnnn (CnH)	n= 0 (Channel No.1) - 15 (Channel No.16)
PROGRAM NO.	0ppppppp	p=0 - 127

4-2 System Information

1) System Exclusive Messages

① Memory Bulk Dump Request

Received on the MIDI channel specified for the currently selected bank

When received, the data corresponding to the specified memory program is transmitted

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FDRMAT No	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1"
DATA NAME	01001101 (4DH) "M"
MEMORY	0mmmmmm m= 1 (User Memory No U01) - 100 (User Memory No U00)
EOX	11110111 (F7H)

② Program Change Table Bulk Dump Request

Received on the MIDI channel specified for the currently selected bank

When received, the data corresponding to the program change table of the specified bank is transmitted

STATUS	11110000 (F0H)
ID No	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FDRMAT No.	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1"
DATA NAME	01010100 (54H) "T"
BANK No.	0zzzzzzz z=BANK 1-4 (1=A, 2=B, 3=C, 4=D)
EDX	11110111 (F7H)

③ System Setup Data Bulk Dump Request

Received on the MIDI channel specified for the currently specified bank

When received, the data corresponding to the system setup data of the specified bank is transmitted

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FDRMAT No	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1"
DATA NAME	01010011 (53H) "S"
	00100000 (20H) SPACE
EDX	11110111 (F7H)

④ User Scale Data Bulk Dump Request

Received on the MIDI channel specified for the currently specified bank

When received, the data corresponding to the User Scale Data of the specified bank is transmitted

STATUS	11110000 (F0H)
ID No	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FDRMAT No	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1"
DATA NAME	01001001 (49H) "I"
	00100000 (20H) SPACE
EDX	11110111 (F7H)

⑤ Bank Change Request

Received on the MIDI channel specified for the currently selected bank.

When received, the specified bank is called up.

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7CH) Condition setup
BYTE COUNT	00000000 (00H)
BYTE COUNT	00001101 (0DH)
	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01010101 (55H) "U"
	00100000 (20H) SPACE
VERSION #	0vvvvvvv v=1
VERSION #	0rrrrrrr r=0
DATA	0zzzzzzz z=bank1-4 (1=A, 2=B, 3=C, 4=D)
CHECK SUM	0ccccc
EOX	11110111 (F7H)

⑥ Memory Bulk Data

The data format is the same as "Memory Bulk Data" for transmission.

⑦ Bank Program Change Table Bulk Data

The data format is the same as "Bank Program Change Table Bulk Data" for transmission.

⑧ User Scale Bulk Data

The data format is the same as "User Scale Bulk Data" for transmission.

⑨ System Setup Bulk Data

The data format is the same as "System Setup Bulk Data" for transmission.

When received from the MIDI Data Filter, a computer or other sources, the time interval between data exchanges: F7 to F0 and other units must be set to 180msec or longer.

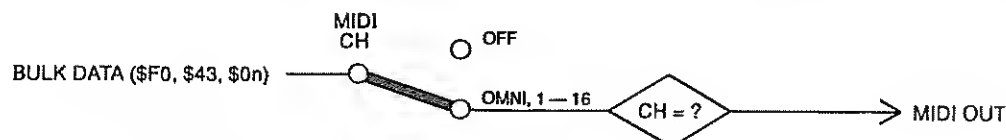
2) System Real Time Message

When received on the MIDI channel, the main effects, "TmpEch1", "TmpEch2", "TmpEch4" are triggered. The tempo parameter is set automatically by timing clock.

TIMING CLOCK 11111000 (F8H)

■MIDI データフォーマット

1. 送信条件



2. 送信データ

2-1 システムインフォメーション

1) システムエクスクルーシブメッセージ

① メモリー・バルクデータ

現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、"Bulk Out User's Memory"の表示にしてバルクアウトを実行したときと、メモリー・バルクダンプ・リクエストのメッセージを受信したときに送信します。送信するデータは、指定したメモリーNo.のプログラムです。

また、メモリーNo.に"All"を指定した場合は、ユーザーズメモリーU01~U99, U00のデータを連続して送信します。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH)
BYTE COUNT	00000010 (02H)
BYTE COUNT	00110100 (34H)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01001101 (4DH) "M"
MEMORY	0mmmmmmn m= 1 (User Memory No.U01) - 100 (User Memory No.U00)
DATA	0ddddd 0ddddd 298 BYTE
CHECK SUM	0ecccc
EOX	11110111 (F7H)

② バンク・プログラムチェンジテーブル・バルクデータ
現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、"Bulk Out PGM Change Tbl"の表示にしてバルクアウトを実行したときと、プログラムチェンジテーブル・バルクダンプ・リクエストのメッセージを受信したときに送信します。送信するデータは、プログラムチェンジテーブル（プログラムNo.とメモリーNo.対応表）です。

バンクに"All"を指定した場合は、バンクA~Dのデータを連続して送信します。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH)
BYTE COUNT	00000010 (02H)
BYTE COUNT	00000101 (0AH)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01010100 (54H) "T"
BANK No.	0zzzzzzz z=BANK 1-4 (1=A, 2=B, 3=C, 4=D)
DATA	0ddddd 0ddddd 256 BYTE
CHECK SUM	0ecccc
EOX	11110111 (F7H)

③ システムセットアップ・バルクデータ

現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、"Bulk Out System Data"の表示にしてバルクアウトを実行したときと、システムセットアップデータのバルクダンプ・リクエスト・メッセージを受信したときに送信します。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH)
BYTE COUNT	00000000 (00H)
BYTE COUNT	00011110 (1EH)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01010011 (53H) "S"
	00100000 (20H) SPACE
SOFT VERSION #	0vvvvvvv v=1
	0rrrrrrr r=0
DATA	0ddddddd 18 BYTE
CHECK SUM	0eeeeee
EOX	11110111 (F7H)

④ ユーザースケール・バルクデータ

現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、"Bulk Out User Scale Data"の表示にしてバルクアウトを実行したときと、ユーザースケールデータのバルクダンプ・リクエスト・メッセージを受信したときに送信します。User-Scale 1, 2のデータを連続して送信します。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH)
BYTE COUNT	00000011 (03H)
BYTE COUNT	00111011 (3BH)
HEADER	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01001001 (49H) "I"
	00100000 (20H) SPACE
DATA	0ddddddd TUNE
	0ddddddd 72 Byte Mono Pitch User Scale 1
	0ddddddd 72 Byte Mono Pitch User Scale 2
	0ddddddd 72 Byte Dual Pitch User Scale 1
	0ddddddd 72 Byte Dual Pitch User Scale 2
	0ddddddd 72 Byte Triple Pitch User Scale 1
	0ddddddd 72 Byte Triple Pitch User Scale 2
CHECK SUM	0eeeeee
EOX	11110111 (F7H)

⑤ 全バルクデータ

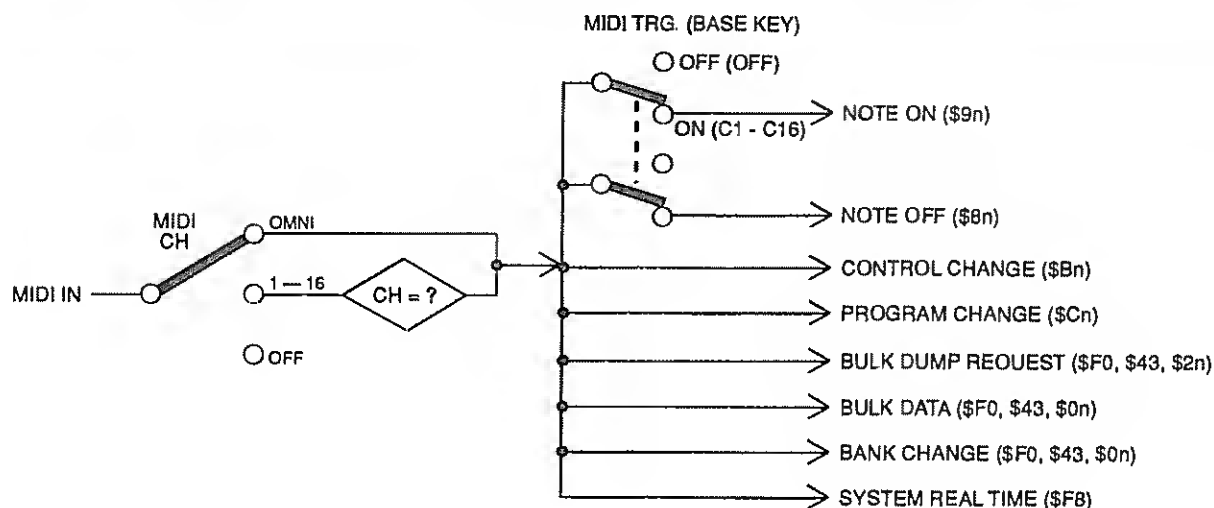
現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、"Bulk Out All Data"の表示にしてバルクアウトを実行したときに送信します。

前記①～④のすべてのデータを送信します。

ユーザースメモリーU01～U99, U00のデータ、バンクA～Dのプログラムチェンジテーブルデータ、システムセットアップデータ、User-Scale 1, 2のデータの順に送信します。

3. 受信条件



4. 受信データ

4-1 チャンネルインフォメーション

1) チャンネルボイスメッセージ

① ノートオン

現在選択されているバンクのMIDIチャンネルで受信可能です。

メインエフェクトのタイプが "Reverb", "FiltRev", "EchRoom", "TrigPan" のとき、MidiTrgのパラメーターがONになっていれば、トリガーとして受信します。

また、メインエフェクトのタイプが "MonoPit", "DualPit", "TripPit", "StPitch", "Freeze" のときは、音程差をコントロールするためのメッセージとして受信します。ペロシティの値は無視されます。Base KeyのパラメーターがOFF、およびIntelliのパラメーターがONのときには受信しません。

STATUS	1001nnnn (9nH)	n= 0 (Channel No.1) - 15 (Channel No.16)
NOTE No.	0kkkkkkk	k=0 (C-2) - 127 (G8)
VELOCITY	0vvvvvvv	v=0-127

② ノートオフ

このメッセージは、メインエフェクトのタイプが "Freeze" のとき、再生終了に使用されます。ペロシティの値は無視されます。なお受信条件は①のノートオン・メッセージの場合と同じです。

STATUS	1000nnnn (8nH)	n= 0 (Channel No.1) - 15 (Channel No.16)
NOTE No.	0kkkkkkk	k=0 (C-2) - 127 (G8)
VELOCITY	0vvvvvvv	v=0 - 127

③ コントロールチェンジ

現在選択されているバンクのMIDIチャンネルで受信可能です。

受信すると、コントロールアサインの設定に基づき、対応するコントローラーで変化させるパラメーターをコントロールすることができます。

STATUS	1011nnnn (BnH)	n= 0 (Channel No.1) - 15 (Channel No.16)
CONTROL NO.	0ccccccc	c=1 - 95
CONTROL VALUE	0vvvvvvv	v=0 - 127

④ プログラムチェンジ

現在選択されているバンクのMIDIチャンネルで受信可能です。

受信すると、そのバンクのプログラムチェンジテーブルに基づき、任意のプログラムが呼び出されます。

STATUS	1100nnnn (CnH)	n= 0 (Channel No.1) - 15 (Channel No.16)
PROGRAM NO.	0ppppppp	p=0 - 127

4-2 システムインフォメーション

1) システムエクスクルーシブメッセージ

① メモリー・バルクダンプ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、指定されたメモリーNo.のプログラムをバルクアウトします。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1" 01001101 (4DH) "M"
DATA NAME	01001101 (4DH) "M"
MEMORY	0mmmmmm m= 1 (User Memory No U01) - 100 (User Memory No U00)
EOX	11110111 (F7H)

② プログラムチェンジテーブル・バルクダンプ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、指定されたバンクのプログラムチェンジテーブル（プログラムNo.とメモリーNo.の対応表）をバルクアウトします。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1" 01010100 (54H) "I"
DATA NAME	01010100 (54H) "I"
BANK No.	0zzzzzzz z=BANK 1-4 (1=A, 2=B, 3=C, 4=D)
EOX	11110111 (F7H)

③ システムセットアップデータ・バルクダンプ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、システムセットアップデータをバルクアウトします。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1" 01010011 (53H) "S"
DATA NAME	01010011 (53H) "S"
EOX	11110111 (F7H)

④ ユーザースケールデータ・バルクダンプ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、ユーザースケールデータをバルクアウトします。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0010nnnn (2nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7EH) 01001100 (4CH) "L" 01001101 (4DH) "M" 00100000 (20H) SPACE 00100000 (20H) SPACE 00111000 (38H) "8" 01000001 (41H) "A" 00110010 (32H) "2" 00110001 (31H) "1" 01001001 (49H) "I"
DATA NAME	01001001 (49H) "I"
EOX	11110111 (F7H)

⑤ バンクチェンジ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、任意のバンクに切り替わります。

STATUS	11110000 (F0H)
ID No.	01000011 (43H)
SUB STATUS	0000nnnn (0nH) n= 0 (channel number1) - 15 (channel number16)
FORMAT No.	01111110 (7CH) Condition setup
BYTE COUNT	00000000 (00H)
BYTE COUNT	00001101 (0DH)
	01001100 (4CH) "L"
	01001101 (4DH) "M"
	00100000 (20H) SPACE
	00100000 (20H) SPACE
	00111000 (38H) "8"
	01000001 (41H) "A"
	00110010 (32H) "2"
	00110001 (31H) "1"
DATA NAME	01010101 (55H) "U"
	00100000 (20H) SPACE
VERSION #	0vvvvvvv v=1
VERSION #	0rrrrrrr r=0
DATA	0zzzzzzz z=bank1-4 (1=A, 2=B, 3=C, 4=D)
CHECK SUM	0ccccccc
EOX	11110111 (F7H)

⑥ メモリー・バルクデータ

送信データの "メモリー・バルクデータ" と同様。

⑦ バンク・プログラムチェンジテーブル・バルクデータ

送信データの "バンク・プログラムチェンジテーブル・バルクデータ" と同様。

⑧ ユーザースケール・バルクデータ

送信データの "ユーザースケール・バルクデータ" と同様。

⑨ システムセットアップ・バルクデータ

送信データの "システムセットアップ・バルクデータ" と同様。

なお、MIDIデータファイラーやコンピューターなどから受信する場合は、相手側の機器のデータ間の時間間隔 (F7 - F0) を180msec以上に設定する必要があります。

2) システムリアルタイムメッセージ

メインエフェクトのタイプが "TmpEch1", "TmpEch2", "TmpEch4" で、Trigの設定がMIDIになっているとき、タイミングクロックにより、テンポが自動的に設定されます。

TIMING CLOCK 11111000 (F8H)

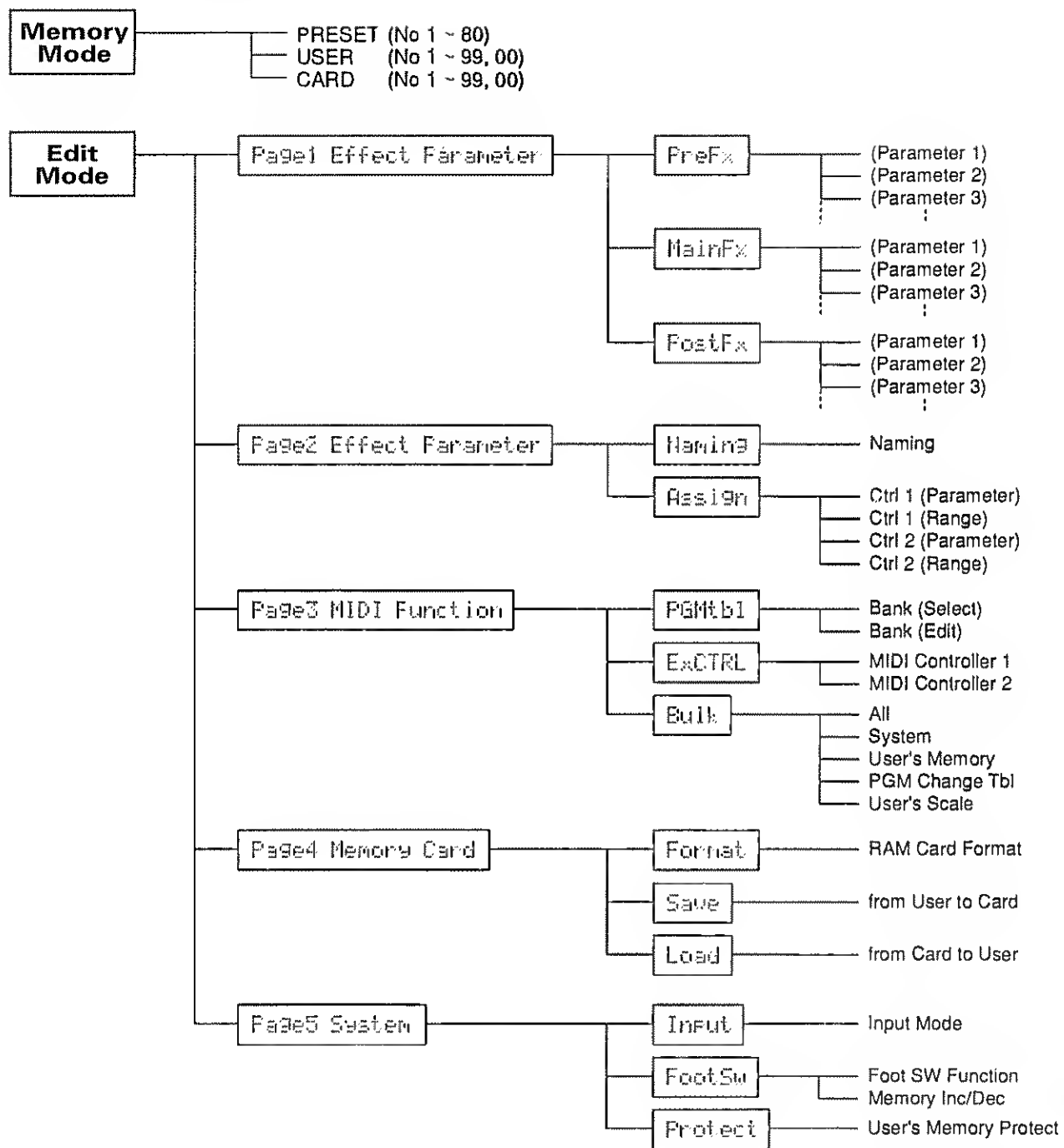
Function ...	Transmitted	Recognized	Remarks
Basic Default Channel Changed	x x	1-16, off 1-16, off	memorized
Mode Default Default Altered	x x *****	OMNIoff/OMNion x x	memorized
Note Number : True voice	x *****	0-127 x	
Velocity Note ON Note OFF	x x	x x	
After Key's Touch Ch's	x x	x x	
Pitch Bender	x	x	
1 - 95 Control Change	x	o	
Program Change : True #	x *****	o 0 - 127	*1
System Exclusive	o	o	Bulk Dump
System : Song Pos : Song Sel Common : Tune	x x x	x x x	
System :Clock Real Time :Commands	x x	o x	
Aux :Local ON/OFF :All Notes OFF Mes- :Active Sense sages:Reset	x x x x	x x x x	
Notes: *1 = For program 1 - 128, memory number of SPX990 is selected.			

PRESET PROGRAM LIST

MEMORY No.	PROGRAM NAME	EFFECT			GOOD FOR
		PreFx	MainFx	PostFx	
LONG REVERBS					
1	AMBIENCE	P.EQ	FiltRev	off	All
2	STEREO HALL	off	St.Rev	off	E.Piano, Vocal
3	ORUM CHAMBER	P.EQ	ER/Rev	off	ER for Tom / REV for Snare
4	PLATE HALL	off	Rev/Rev	off	PLATE for Vocal, HALL for Inst.
5	VOCAL CHAMBER	off	St.Rev	Comp.	Vocal
6	BRIGHT HALL	off	FiltRev	off	All
7	BREATHY REVERB	P.EQ	FiltRev	HarmDr	Male Vocal, Keyboard
8	CONCERT HALL	off	Reverb	off	Keyboard (Pad)
9	REVERB FLANGE	off	Flg&Rev	P.EQ	All
MEDIUM REVERBS					
10	VOCAL PLATE	P.EQ	Reverb	P.EQ	Vocal, All
11	ECHO ROOM	off	EchRoom	off	All
12	PRESENCE REVERB	off	FiltRev	P.EQ	Brass, Woodwind
13	SNARE PLATE	off	FiltRev	off	Snare, Orums, Percussion
14	ARENA	off	Reverb	off	Orums
15	THIN PLATE	off	St.Rev	P.EQ	Vocal
16	OLO PLATE	P.EQ	FiltRev	off	Snare
ROOMS					
17	FAT REFLECTIONS	P.EQ	FatER	Comp.	Orums, Percussion
18	WOOO ROOM	off	EchRoom	HarmOr	Orums, Percussion
19	BIG SNARE	off	GateRev	off	Snare
20	BRIGHT SNARE	P.EQ	FiltRev	Comp.	Snare
21	SQUASH ROOM	P.EQ	EchRoom	Comp.	Rock Drums, Guitar
22	BAMBOO ROOM	off	EchRoom	off	Percussion
23	REFLECTIONS	off	ThinER	P.EQ	All
24	STONE ROOM	off	FiltRev	P.EQ	All
25	CONCRETE ROOM	off	GateRev	off	Metal Guitar
GATED REVERBS					
26	BLATTY PLATE	P.EQ	FiltRev	P.EQ	Orums
27	FULL METAL GATE	P.EQ	GateRev	P.EQ	Drums
28	HARD GATE	P.EQ	GateRev	Comp.	Snare
29	REVERSE GATE	P.EQ	Reverse	Comp.	Guitar Solo, Vocal
30	REVERSE PURPLE	off	Reverse	P.EQ	Orums
DRUM MACHINE REVERBS					
31	DRUM MACH. AMB.S	off	St.Rev	P.EQ	Hi-hat, Snare
32	DRUM MACH. AMB.L	off	FiltRev	off	Percussion, Snare
33	ELECT.SNR PLATE	P.EQ	Reverse	Comp.	Snare
DELAYS					
34	SYNC OELAY	off	TmpEch4	off	Rock Vocal
35	VOICE DOUBLER	off	QualPit	off	Vocal
36	OELAY L, C, R	off	Dly-LCR	off	All
37	120 BPM PAN ODL	off	TmpEch2	off	Vocal, Hi-hat < J= 120 >
38	120 BPM MONO DLY	off	TmpEch1	off	Vocal < J= 120 >
39	MULTI TAP DELAY	off	Mlt.Tap	P.EQ	Vocal
40	KARAOKE ECHO	off	St.Echo	P.EQ	Karaoke Vocal

MEMORY No.	PROGRAM NAME	EFFECT			GOOD FOR
		PreFx	MainFx	PostFx	
PITCH EFFECTS					
41	GOOD OL P.CHANGE	off	DualPit	off	All
42	VOCAL SHIFT	Comp.	DualPit	off	Vocal, Backings
43	AIRY PITCH	HarmDr	DualPit	P.EQ	Vocal
44	ANALOGUE SLAP	HarmDr	DualPit	P.EQ	Vocal
45	FAT BASS	P.EQ	TripPit	off	Synth Bass
46	"LOW" SNARE	P.EQ	DualPit	P.EQ	Snare, Drums
47	HALO COMB	HarmDr	DualPit	Comp.	Drums
48	GRUMPY FLUTTER	HarmDr	DualPit	P.EQ	<Descending Pitch Effect>
49	ROGER ON THE 12	off	MonoPit	off	Guitar
50	TWISTER	off	DualPit	HarmDr	Percussion
51	BOTTOM WHACKER	P.EQ	DualPit	off	Drums
52	INTELLICHORD MON	off	MonoPit	off	Guitar, Vocal <Input mono tone.>
53	INTELLICHORD DUA	off	DualPit	off	Guitar, Vocal <Input mono tone.>
54	INTELLICHORD TRI	off	TripPit	off	Guitar, Vocal <Input mono tone.>
55	PITCH SLAP	HarmDr	DualPit	off	Vocal
56	STEREO PITCH	off	StPitch	off	Vocal <Key shift>
MODULATION EFFECTS					
57	SYMPHONIC	off	Symphon	off	Guitar, Keyboard
58	GTR SYM ECHO	HarmDr	Sym&Rev	P.EQ	Guitar, Keyboard
59	CHORUS & REVERB	off	Cho&Rev	off	Guitar, Keyboard
60	BASS CHORUS	off	DualPit	off	Bass
61	STEREO PHASING	off	Phaser	off	Guitar
62	CLASSY GLASSY	HarmDr	FM.Cho	P.EQ	Keyboard (Pad)
63	SILKY SWEEP	HarmDr	Phaser	P.EQ	All
64	DETUNE CHORUS	off	DualFlg	off	All
65	UP DOWN FLANGE	P.EQ	Flanger	P.EQ	Guitar
66	UNDERWATER MOON	P.EQ	Cho/Rev	HarmDr	Keyboard (Pad), Guitar
67	TREMOLO	off	AutoPan	off	Guitar, Keyboard
68	ROTARY SP.	Dist.	AM.Cho	off	Keyboard (Organ)
PROCESSING EFFECTS					
69	FREEZE	off	Freeze	off	Sampling
70	DIST. PERCUSSION	Dist.	ThinER	Comp.	Percussion
71	DISTORTION 1	Dist.	ThinER	Comp.	Bass, Vocal
72	PAN	off	AutoPan	off	All
73	TRIGGERED PAN	off	TrigPan	off	All
74	PAN / PAN	off	Pan/Pan	off	Keyboard
SOUND EFFECTS					
75	ON THE PHONE	P.EQ	Echo	Comp.	Telephone Voice
76	IRON MAN	P.EQ	Dly-LCR	Comp.	Robot Voice
77	RADIO BLAG	P.EQ	Flanger	off	Radio Sound
78	TUNNEL	off	EchRoom	P.EQ	Tunnel Reverb
79	FOREVERVERB	off	St.Rev	off	Very Long Reverb
80	SILVERHEART	P.EQ	Ech/Rev	HarmDr	Echo with Lots of Regeneration

OPERATION MAP



Professional Multi-effect Processor

SPX990

PARTS LIST

■CONTENTS (目次)

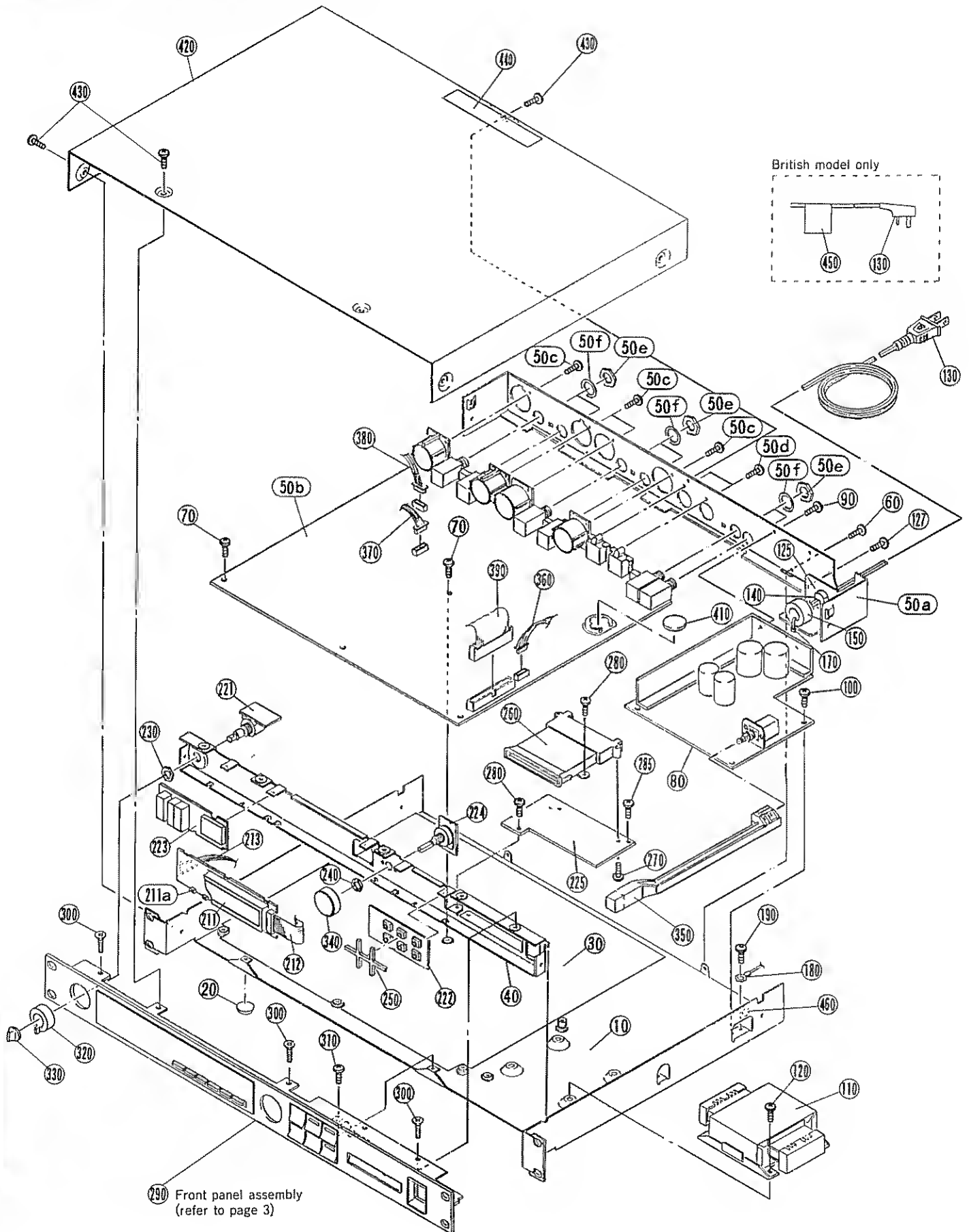
OVERALL ASSEMBLY (総組立).....	1
FRONT PANEL ASSEMBLY(フロントパネルAss'y)....	3
ELECTRICAL PARTS(電気部品).....	4

Notes DESTINATION ABBREVIATIONS

A : Australian model	J : Japanese model
B : British model	M : South African model
C : Canadian model	O : South-east Asia model
D : German model	U : U.S.A. model
E : European model	V : General export model (110V)
F : French model	W : General export model (220V)
G : Belgian model	X : General export model
H : North European model	Y : Export model
I : Indonesian model	

- The numbers with "pc" or "pcs" in "Remarks" show quantities for each unit
- The parts with "—" in "Part No." are not available as spare parts
- 部品価格ランクは、変更になることがあります。
- Remarks欄に記されている数字は、使用個数です。
- 部品Noが「—」の部品は、サービス用部品として準備されておりません。

OVERALL ASSEMBLY (総組立)

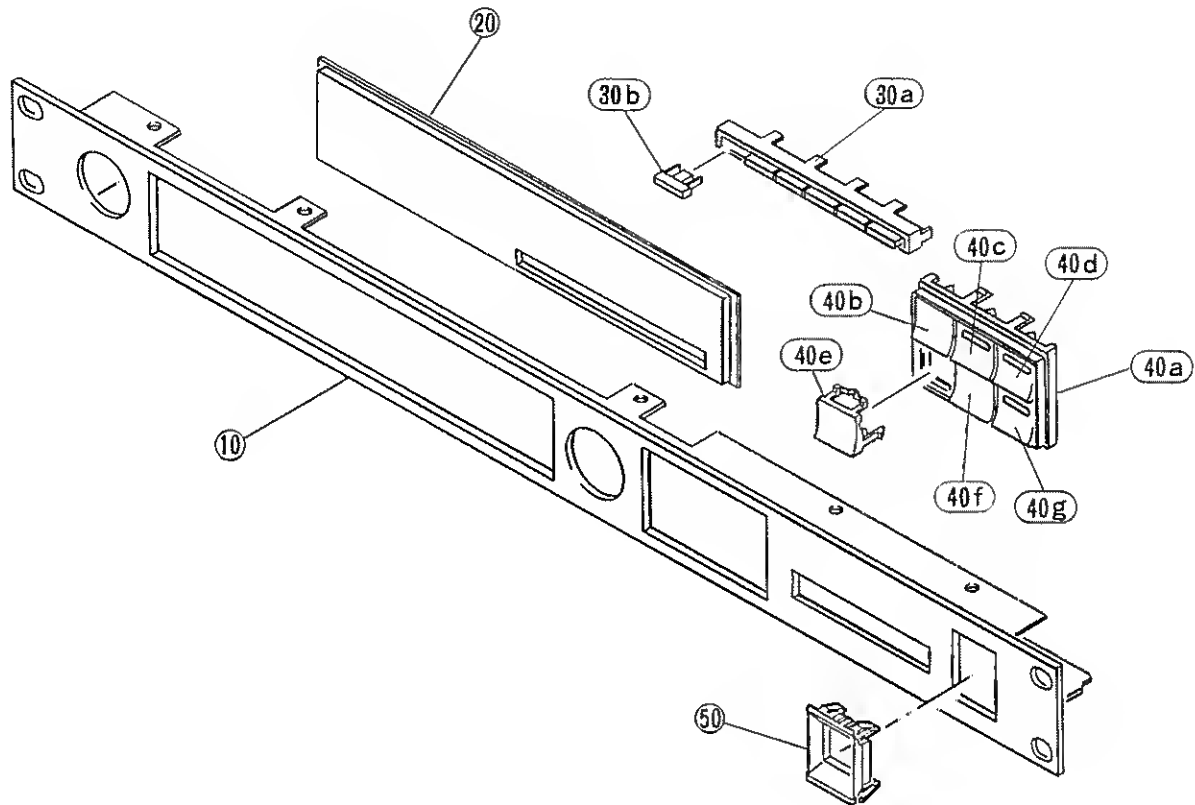


Ref No.	Part No	Description	部 品 名	Remarks	ランク
10	VP853400	<OVERALL ASSEMBLY> Bottom Cover	<総組立> ボトムカバー	SPX990	
20	CB037120	Foot	ボスベリ座	4pcs	01
30	VP854500	Insulation Sheet	絶縁シート		
40	VP853900	Sub Panel	サブパネル		
50	--	Rear Panel Assembly	リアパネル Assy	(VP87850)	
50a	VP853500	Rear Panel	リアパネル	J	
50a	VP853800	Rear Panel	リアパネル	U,V,C	
50a	VP853700	Rear Panel	リアパネル	H,W	
50a	VP853800	Rear Panel	リアパネル	B	
50b	VP818500	Circuit Board	A0		
50c	VP157800	Bonding Head Screw	3.0X8 ZHC2BL	8pcs	01
50d	VP733500	Bind Head Tapping Screw-P	A3.0X10 ZHC2BL	2pcs	
50e	LX200060	Hexagonal Nut	9.0 FMH33G	6pcs	01
50f	VL802300	Flat Washer	9X14 0.5 FMH3	6pcs	01
80	VP157000	Bind Head Tapping Screw-B	A3.0X8 ZHC2BL	2pcs	01
70	VP157200	Bind Head Tapping Screw-C	A3.0X6 ZHC2BL	4pcs	
80	VP818700	Circuit Board	PS	J	
80	VQ153200	Circuit Board	PS	U,V,C	
80	VQ153300	Circuit Board	PS	H,W,B	
90	VP157000	Bind Head Tapping Screw-B	A3.0X8 ZHC2BL	2pcs	01
100	VP157200	Bind Head Tapping Screw-C	A3.0X6 ZHC2BL	3pcs	
110	XL947A00	Power Transformer	電源トランス	J	
110	XL948A00	Power Transformer	電源トランス	U,V,C	
110	XL949A00	Power Transformer	電源トランス	H,W,B	
120	VP156600	Bind Head Screw	A3.0X6 ZHC2BL	4pcs	01
125	VP991800	Panel,Cord	コードパネル	J	
125	VP991900	Panel,Cord	コードパネル	U,V	
125	VP992000	Panel,Cord	コードパネル	H,W,B	
125	VQ201700	Panel,Cord	コードパネル	C	
127	VP157000	Bind Head Tapping Screw-B	A3.0X8 ZHC2BL	2pcs	01
130	VQ279600	AC Cord	3P 10A 2.5m	C	08
130	VQ270B00	AC Cord	3P 6A 2.5m	H,W	08
130	VQ854200	AC Cord	3P 10A 2.44m	U,V	05
130	VH890200	AC Cord	3P 10A 2.5m	B	09
130	HG002200	AC Cord	7A 2.0m	電源コード	J
140	CB032B40	Cord Strain Relief	SR-5H-4	コードストッパー	H,W,B
140	CB068630	Cord Strain Relief	SR-3P-4	コードストッパー	J
140	CB068650	Cord Strain Relief	SR-6H3-4	コードストッパー	C
140	VQ705000	Cord Strain Relief	SR-5KH-4	コードストッパー	U,V
150	VC362700	Ferrite Core	FR25/15/12-1400	フェライトコア	1pc.
170	CB069250	Cord Binder	BK-1	リングロックタイ	1pc.
180	LA003690	Lug Terminal		ラグ端子	except J
190	VC688800	Bind Head Tapping Screw-B	A4.0X8 ZHC2BL	except J	01
211	VP700000	LCO Unit		LCDユニット	
211a	VC021100	Tact Switch	SKHLAC023A	タクトスイッチ	
212	VP914400	Flat Cable	LCO - AQ L=120	東横線	
213	VQ017600	Connector Assembly	SAH&PH 5P 180L	東横線 H 28	
221	NX812080	Circuit Board	FP1/5	FP 1/5シート	
222	NX812090	Circuit Board	FP2/5	FP 2/5シート	
223	NX812100	Circuit Board	FP3/5	FP 3/5シート	
224	NX812110	Circuit Board	FP4/5	FP 4/5シート	
225	NX812120	Circuit Board	FP5/5	FP 5/5シート	
230	VJ388000	Hexagonal Nut	9 ZHC2BL	特殊六角ナット	1pc.
240	VQ244800	Hexagonal Nut	8.0 ZHC2BL	特殊六角ナット	1pc.
250	VG893300	Partition	L	パーティション (大)	1pc.
260	VN303700	Card Guide		カードガイド	MEMORY CARB
270	VP733500	Bind Head Tapping Screw-P	A3.0X10 ZHC2BL	2pcs	
280	VP157000	Bind Head Tapping Screw-B	A3.0X8 ZHC2BL	3pcs	01
285	VP157200	Bind Head Tapping Screw-C	A3.0X6 ZHC2BL	2pcs	
290	VP876400	Front Panel Assembly		フロントパネル Assy	
300	VP733400	Flat Head Tapping Screw-C	3.0X8 ZHC2BL	3pcs	
310	VP157000	Bind Head Tapping Screw-B	A3.0X8 ZHC2BL	2pcs	01
320	VF888500	Knob	OUTER	外ツマミ	INPUT LEVEL R
330	VF888400	Knob	INNER	内ツマミ	INPUT LEVEL L
340	VH825400	Volume Knob	B	ボリュームツマミ B	DATA ENTRY
350	VN144300	Push Rod		プッシュロッド	POWER
360	--	Connector Assembly	PH&PH 6P 120L	東横線 #24	(VQ01780)
370	--	Connector Assembly	PH&PH 7P 300L	東横線 #24	(VQ01790)
380	--	Connector Assembly	6P-6P280L	ソクセン	(VP91430)
390	VP914900	Flat Cable	FP - AD L=90	東横線	1pc.
410	VN103500	Lithium Battery	CR2032	リチウム電池	1pc.
420	VQ482300	Top Cover		トップカバー	
430	VP157000	Bind Head Tapping Screw-B	A3.0X8 ZHC2BL	7pcs	01
440	--	Label	FCC	ラベル	U, V only (VH99880)
450	--	Label	AC CORO	コード注意ラベル	B only (VH99670)
460	CA060690	Earth Mark		アースマーク	H,W,B only

* : New Parts (新規部品) NR

ランク : Japan Only

FRONT PANEL ASSEMBLY (フロントパネル Ass'y)



Ref No.	Part No	Description		部 品 名	Remarks	ランク
10	VP876400	<FRONT PANEL ASSEMBLY>		<フロントパネル Assy>	SPX990	
20	VP854000	Front Panel		フロントパネル		
30	VP854200	Cover, Meter		メーターカバー		
30a	--	Push Button Assembly		プッシュボタン Assy	(VP87710)	
30b	VP967400	Escutcheon		エスカッション	1pc.	
30b	VP854400	Top Cap		トップキャップ	8pcs	
40	--	Push Button Assembly		プッシュボタン Assy	(VP89140)	
40a	VI355300	Escutcheon		エスカッション		02
40b	VP891500	Push Button		プッシュボタン	1pc.	
40c	VP891600	Push Button		プッシュボタン	with lens 1pc.	
40d	VP891700	Push Button		プッシュボタン	with lens 1pc.	
40e	VP891800	Push Button		プッシュボタン	1pc.	
40f	VP891900	Push Button		プッシュボタン	1pc.	
40g	VP892000	Push Button		プッシュボタン	with lens 1pc.	
50	VL813000	Escutcheon, Power Switch		P S W エスカッション	1pc.	03

* : New Parts (新規部品) NR ランク : Japan Only

SPX990

ELECTRICAL PARTS (電気部品)

Ref No.	Part No	Description	部 品 名	Remarks	ランク
		<ELECTRICAL PARTS>	<電 気 部 品>	SPX990	
	VP818500	Circuit Board	A0	J	
	VP818700	Circuit Board	PS	U, V, C	
	VO153200	Circuit Board	PS	H, V, O	
	VO153300	Circuit Board	PS		
	NX812080	Circuit Board	FP1/5		
	NX812000	Circuit Board	FP2/5		
	NX812100	Circuit Board	FP3/5		
	NX812110	Circuit Board	FP4/5		
	NX812120	Circuit Board	FP5/5		
	VP818500	Circuit Board	A0		
	UA352470	Mylar Cap.	470P 50V J		01
	UA353100	Mylar Cap.	1000P 50V J		01
	UA353120	Mylar Cap.	1200P 50V J		
	UA353150	Mylar Cap.	1500P 50V J		
	UA353330	Mylar Cap.	3300P 50V J		
	UA353510	Mylar Cap.	5100P 50V J		
	UA353750	Mylar Cap.	7500P 50V J		
	UA353820	Mylar Cap.	8200P 50V J		
	UA354100	Mylar Cap.	0.0100 50V J		01
	FT562220	Polypropylene Cap.	220P 50V G		03
	FG612270	Ceramic Cap.-8	270P 50V K		01
	FG651330	Ceramic Cap.-SL	33P 50V J		01
	FG651680	Ceramic Cap.-SL	68P 50V J		
	VK662900	Ceramic Cap.-CH	15P 50V J		
	UJB28220	Electrolytic Cap.	220.00 10.0V		01
	UJB28470	Electrolytic Cap.	470.00 10.0V		01
	UJB37330	Electrolytic Cap.	33.00 16.0V		01
	UJB48220	Electrolytic Cap.	220.00 25.0V		01
	UJB57100	Electrolytic Cap.	10.00 35.0V		01
	UK837100	Electrolytic Cap.-OP	10.00 16.0V		01
	UK837330	Electrolytic Cap.-8P	33.00 16.0V		
	UK838100	Electrolytic Cap.-BP	100.00 18.0V		
	VH740700	Semiconductlve Cera. Cap.	0.1000 16V H		01
	VBB35000	Coil	FL5R200QNT 20uH		01
	V0065000	Metal Film Resistor	010.0 1/4 F		01
	V0065000	Metal Film Resistor	1.5K 1/4 F		01
	V0068400	Metal Film Resistor	2.4K 1/4 F		01
	VC773700	Metal Oxide Film Resistor	150.0 2W J		01
	VE443500	Resistor Array	180.0 2W J		
	VE445200	Resistor Array	RGL04X103J		01
	W1208990	Solid Resistor	RGL08X103J		01
	IG001390	IC	10.0M 1/4 K		01
	XA772A00	IC	RC45580-V	OP AMP	03
	XJ748A00	IC	NJH45560E	OP AMP	02
	XA507A00	IC	H5238P R610	OP AMP	03
	XG780A00	IC	AN76N05	REGULATOR 5V	02
	XH970A00	IC	AN79N05	REGULATOR 5V	02
	IG031000	IC	H62021L	RESET	04
	IR000450	IC	NJH2903	COMPARATOR	05
	IR001450	IC	SN74HC04H	INVERTER	03
	IR012300	IC	SN74HC14H	INVERTER	05
	IR024550	IC	TC74HC123AP	MONOFF	04
	IR027350	IC	SN74HC245H	TRANSCIEVER	06
	IR036750	IC	SN74HC273H	O-FF	05
	IG147300	IC	SN74HC367H	8US. DRIVER	06
	XD245A00	IC	H003650P	ACIA	09
	XH047A00	IC	H063803YP-N	CPU	08
	XH048A00	IC	YSP90 LZ95059	GATE ARRAY	
	XA457A00	IC	YPH LZ05062	PEAK METER ORIV	
	XJ801A00	IC	MS51464-12NC	ORAM 256K	08
	XH249A00	IC	MSH41464-10	ORAM 256K	07
	IT380700	IC	YN3807	EPROM 1M	15
	XE788A00	IC	YH6104	MOO	
	XF164A00	IC	YH6007	OE02	11
	XX280A00	IC	YSF210	DSP2	18
	XW412A00	IC	PCN63P	DIGITAL FILTER	10
	XW413A00	IC	PCN1760P	UAC	
	XW414A00	IC	OF1760P	AOC	
	XJ728A00	IC	AN76L05 (NSC)	DIGITAL FILTER	
	XL272A00	IC	NA176L05	REGULATOR +5V	01
	IG130500	IC	NJH70L05A	REGULATOR +5V	01
	XF611A00	IC	AN79L05	REGULATOR -5V	03
	XL267A00	IC	KH62256BLP-8	REGULATOR -5V	03
	VP790800	Slide Switch	SSSF12341A	SRAM 256K	
	KC001900	Relay	OC RY12V 12V	OUT/THRU. +4dB/-20dB	
	LB301800	Phone Jack	HLJ0544 MONO	FOOT SW	07
					03

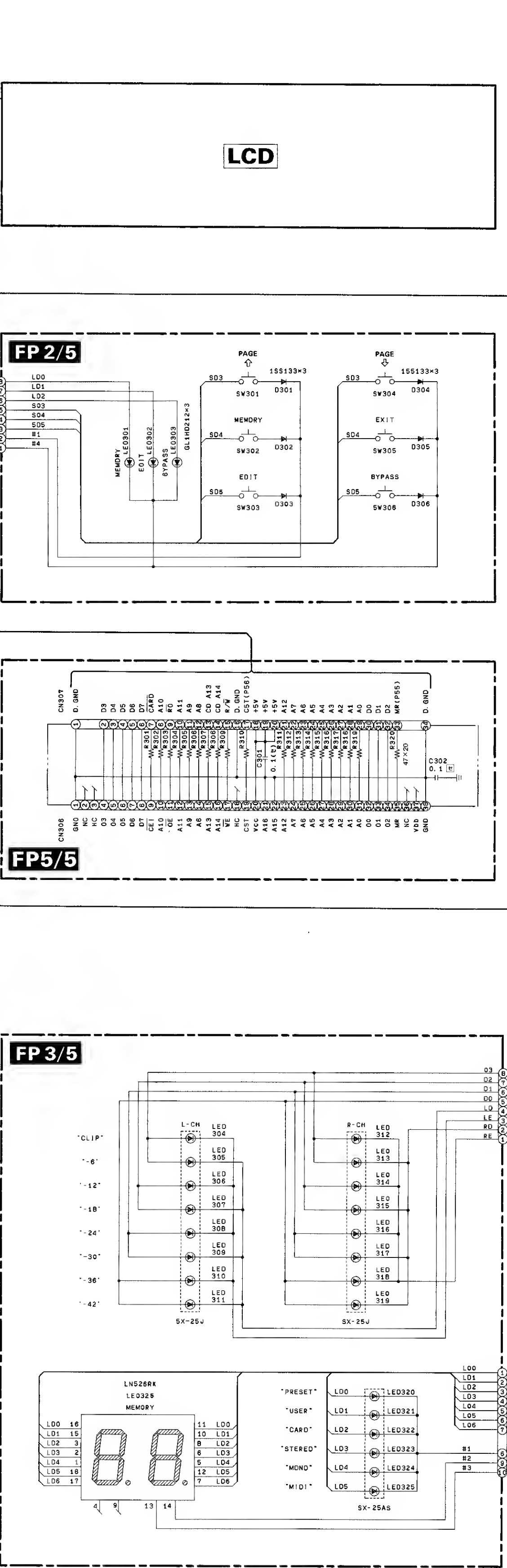
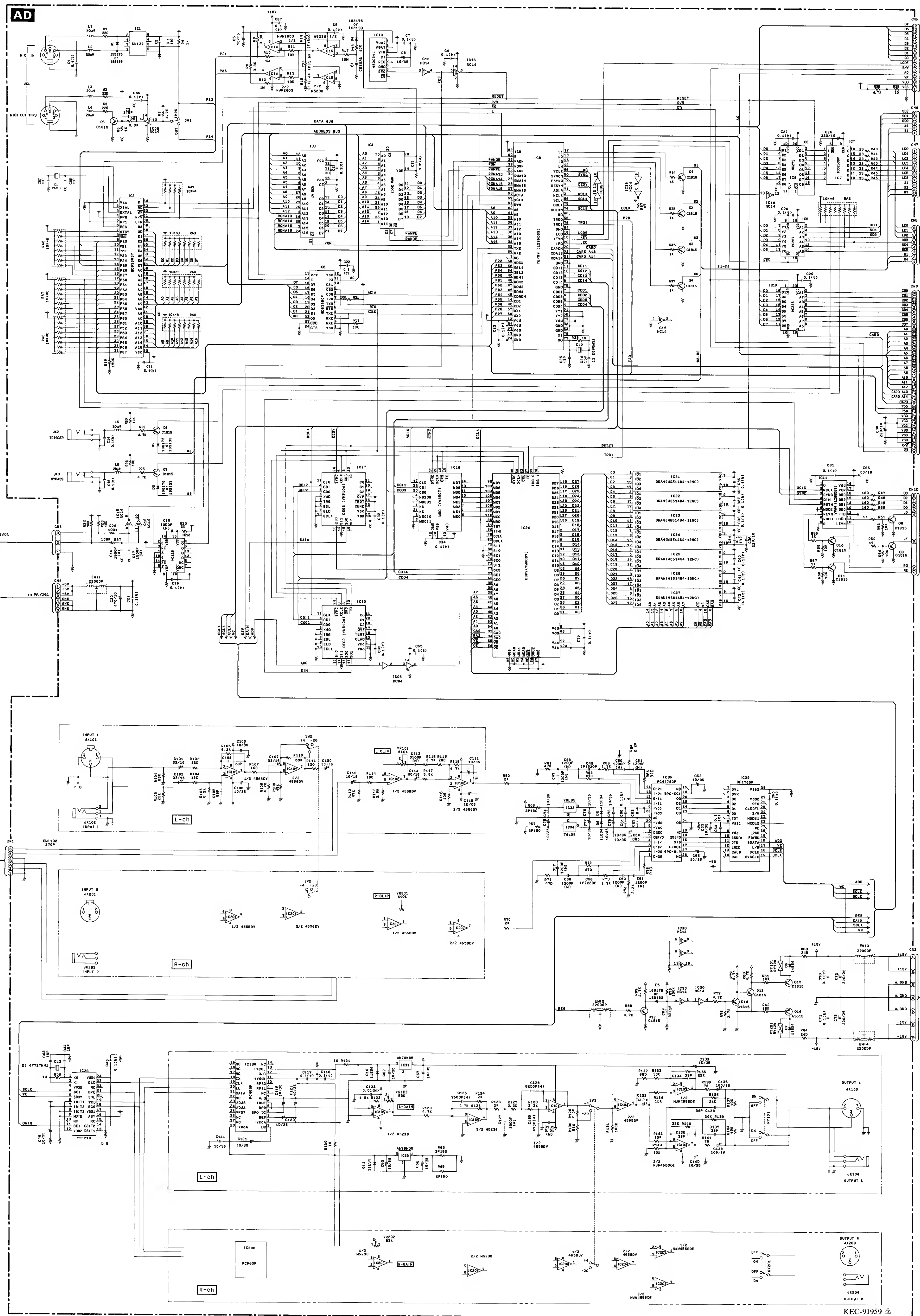
Ref No.	Part No	Description	部品名	Remarks	ランク
	LB302070	Phone Jack	HLJ0544 STEREO	INPUT, OUTPUT	03
	VL058600	Cannon Jack	XLH-3-31PCV	INPUT	08
	VL958700	Cannon Jack	XLH-3-32PCV	OUTPUT	07
	VK519000	OIH Jack	5P3 YKF51-50	HI01	04
	VH343800	Header, Connector	HIF3FC-34PA2		03
	VB389900	Base Post Connector	PH-3P TE		01
	VB390100	Base Post Connector	PH-5P TE		01
	V8390200	Base Post Connector	PH-8P TE		01
	VB390300	Base Post Connector	PH-7P TE		01
	VB300400	Base Post Connector	PH-8P TE		01
	VB390800	Base Post Connector	PH-10P TE		01
	--	Header	AXL214209 14PTE	(VA88210)	
	VJ532800	IC Socket	01CF-32CS-E		02
	VH103600	Battery Holder			03
	FZ006970	EMI Filter	LS HT Y223HB		02
	VE463400	Quartz Crystal Unit	AT-51	21.47727MHz	04
	V1551900	Quartz Crystal Unit	AF5883CK	11.2898MHz	03
	VE439600	Quartz Crystal Unit	AT51	8MHz	03
	VA024800	Trimner Potentiometer	B10.0K	Clip level adj.	02
	VB135200	Trimner Potentiometer	B3.0K	Gain adj.	01
	IA101590	Transistor	2SA1015 O.Y		01
	IC181540	Transistor	2SC1815 Y.GR		01
	IG138700	Transistor Array	T062506P		03
	VB481900	Diode	11ES4		01
	VB941200	Diode	1SS133, 1SS178		01
	VB473200	Photo Coupler	6H137		05
	VA928600	Photo Coupler	PC910		08
	VB98B000	Style Pln	IHSA-8024		01
	VJ579700	Spacer			02
	VP818700	Circuit Board	PS	J	
	VQ153200	Circuit Board	PS	U, V, C	
	VQ153300	Circuit Board	PS	H, W, B	
	EP600190	Blind Head Tapping Screw-B	3.0X8 ZHC2BL	3pcs	
	VP157000	Blind Head Tapping Screw-B	A3.0X8 ZHC2BL	3pcs	01
	VQ074B00	Blind Head Tapping Screw-B	3.0X12 ZHC2BL	1pc.	
	UA355150	Mylar Cap.	0.1500 50V J		
	FG413470	Ceramic Cap.-B	4700P 50V K		01
	UJ8B7100	Electrolytic Cap.	10.00 50.0V		01
	VG5B1800	Electrolytic Cap.	2200 35.0V		03
	VPB25200	Electrolytic Cap.	8200 16.0V		
	FI3B3220	Ceramic Cap.	2200P 400V		01
	FI3B3470	Ceramic Cap.	4700P 400V	H, W, B only	01
	FR203100	Ceramic Cap.	0.1U		03
	FI3B4100	Ceramic Cap.	0.010 400V		01
	G0900760	Coil	PLA3021A 3mH		06
	VF576000	Push Switch	ESB-8238V		03
	KB000310	Fuse	T500mA 250V	J	01
	K8001150	Fuse	T500mA 250V	U, V, C	02
	KB000710	Fuse	T500mA 250V	H, W, B	02
	VA855400	Terminal			01
	LB932030	Base Post Connector	VH-3P TE		01
	LB932050	Base Post Connector	VH-5P TE		01
	V8390200	Base Post Connector	PH-8P TE		01
	VB300300	Base Post Connector	PH-7P TE		01
	LB201530	Fuse Holder	PC-FH1		01
	VB481900	Diode	11ES4		01
	1H001120	Diode Stack	S2VB20 200V		03
	VP825100	Diode Stack	S4VB20 12.5mA		
	IL000890	Insulation Sheet	CSSX-G509		01
	VJ975400	Insulation Sheet	BFG-20A0		
	--	Heat Sink			
	--	Label	T500MA L	(VP85410)	
	VA821500	Radiator	A-28	(VQ15740)	02
	XC710A00	IC	NJM7805FA	REGULATOR +5V	02
	X0338A00	IC	AM7805F	REGULATOR +5V	03
	X8449A00	IC	AM7815F	REGULATOR +15V	03
	X0853A00	IC	NJM7815FA	REGULATOR +15V	03
	XB450A00	IC	AN7915F	REGULATOR -15V	03
	X0854A00	IC	NJM7015FA	REGULATOR -15V	03
	NX812080	Circuit Board	FP1/5		
	VB390200	Base Post Connector	PH-DP TE		01
	VP799700	Variable Resistor	A10.0K RK181222		
	MX812090	Circuit Board	FP2/5		
	VB799000	Push Switch	EVQ-QSL04H		01
	VB941200	Diode	1SS133, 1SS178		01

[illegible]

* : New Parts (新規部品) NR

ランク：Japan Only

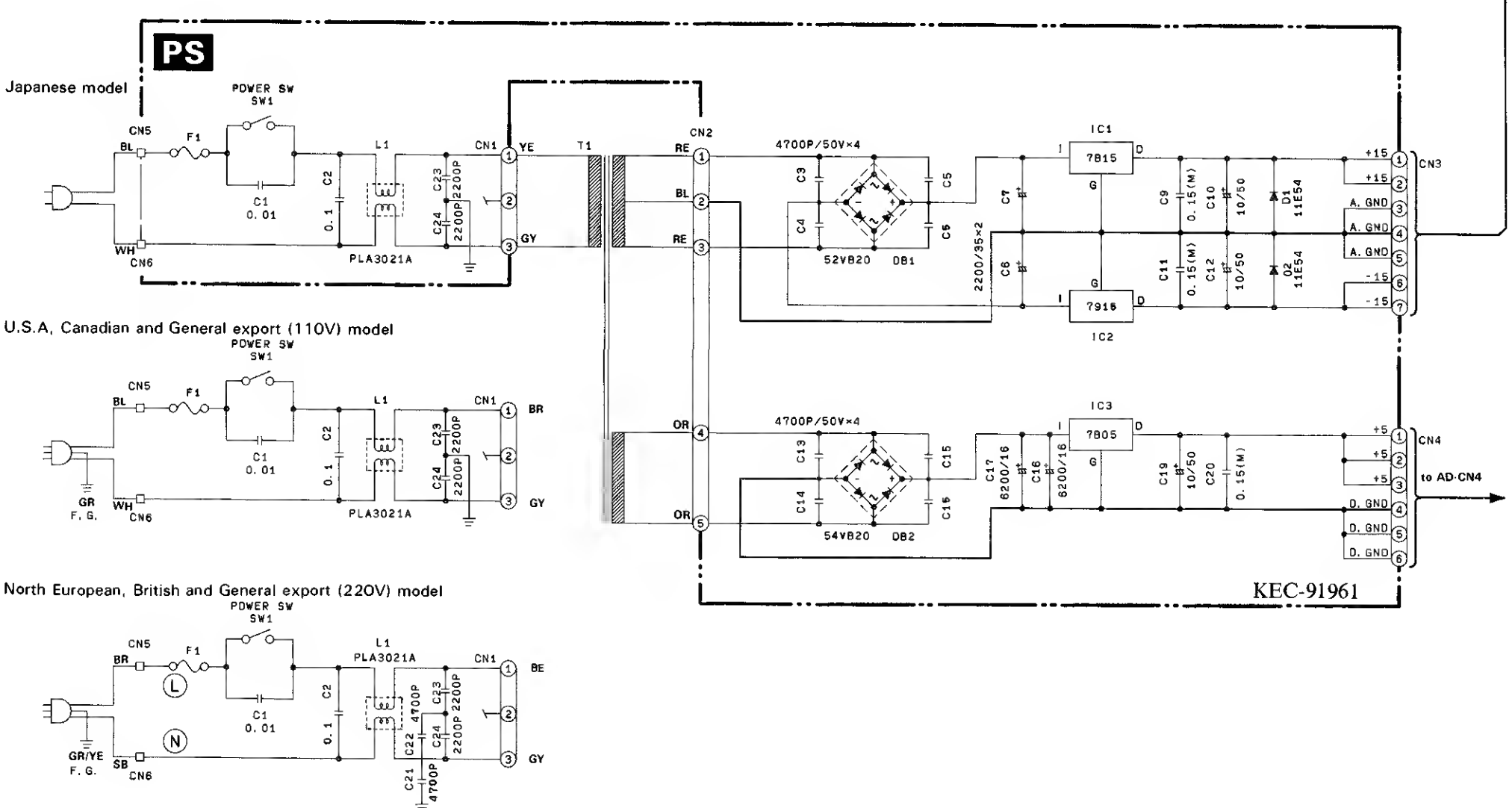
SPX990 OVERALL CIRCUIT DIAGRAM (SPX990総回路図)



- Notes
1. Mylar Cap. AD (VP818500) XL87800
 2. Polypropylene Cap. AD (VP818500) XL87800
 3. Ceramic Cap. AD (VP818500) XL87800
 4. Ceramic Cap. AD (VP818500) XL87800
 5. Ceramic Cap. AD (VP818500) XL87800
 6. Electrolytic Cap. AD (VP818500) XL87800
 7. Electrolytic Cap. AD (VP818500) XL87800
 8. Electrolytic Cap. AD (VP818500) XL87800
 9. Coil AD (VP818500) XL87800
 10. Metal Film Resistor AD (VP818500) XL87800
 11. Metal Film Resistor AD (VP818500) XL87800
 12. Resistor Array AD (VP818500) XL87800
 13. Solid Resistor AD (VP818500) XL87800
 14. IC AD (VP818500) XL87800
 15. Diode AD (VP818500) XL87800
 16. Relay AD (VP818500) XL87800
 17. Phone Jack AD (VP818500) XL87800
 18. Canon Jack AD (VP818500) XL87800
 19. DIN Jack AD (VP818500) XL87800
 20. Header Connector AD (VP818500) XL87800
 21. Base Post Connector AD (VP818500) XL87800
 22. Header AD (VP818500) XL87800
 23. IC Socket AD (VP818500) XL87800
 24. Battery Holder AD (VP818500) XL87800
 25. EMI Filter AD (VP818500) XL87800
 26. Quartz Crystal Unit AD (VP818500) XL87800
 27. Spacer AD (VP818500) XL87800
 28. Trimmer Potentiometer AD (VP818500) XL87800
 29. Transistor AD (VP818500) XL87800
 30. Transistor Array AD (VP818500) XL87800
 31. Diode AD (VP818500) XL87800
 32. Photo Coupler AD (VP818500) XL87800

Notes: LITHIUM BATTERY IS NOT INSTALLED ON THE AD CIRCUIT BOARD FOR SERVICING. YOU MUST PUT THE BATTERY, CR2032(VN103500), IN THE HOLDER WHEN YOU REPLACE THE AD CIRCUIT BOARD.

注) リチウム電池は、A.D.シートの構成部品ではありません。A.D.シートを交換する際は、リチウム電池(CR2032(VN103500))を1104に付して下さい。



- Notes
- 1) Capacitor
 - 1T) Semiconductor Cera. Cap.
 - 1M) Mylar Cap.
 - P) Polypropylene Cap.
 - 1M) Monolithic Cera. Cap.
 - Notes 2) Resistor
 - 2P) Metal Oxide Film Resistor
 - 1P) Metal Film Resistor
 - 10M) Solid Resistor